Sumário

Introdução 5

Transistor de efeito de campo 6

Transistor de efeito de campo de junção 6
Terminais de ligação do JFET 7
Formas de encapsulamento 8
Representação simbólica 8
Polarização de JFETs 8
Princípio de funcionamento 11
Parâmetros básicos de um JFET 19
Regiões de operação de um JFET 22

Transistor de efeito de campo de porta isolada - MOSFET 24
MOSFET tipo depleção 25
MOSFET tipo enriquecimento 28

Apêndice 32

Questionário 32

Bibliografia 33

Espaço SENAI

Missão do Sistema *SENAI*

Contribuir para o fortalecimento da indústria e o desenvolvimento pleno e sustentável do País, promovendo a educação para o trabalho e a cidadania, a assistência técnica e tecnológica, a produção e disseminação de informação e a adequação, geração e difusão de tecnologia.

Introdução

Como descrito em fascículos anteriores, o transistor convencional é um dispositivo que permite amplificar um sinal, e cujas propriedades elétricas são essencialmente controladas pela corrente injetada em um de seus terminais.

Existe uma outra classe de transistores de importância em eletrônica, denominados de **transistores de efeito de campo**, cujas propriedades elétricas são controladas pela tensão presente em um de seus terminais.

O objetivo deste fascículo é apresentar as características do transistor de efeito de campo e os princípios que governam o seu funcionamento, bem como descrever os parâmetros utilizados na caracterização dessa classe de dispositivos.

Para a boa compreensão do conteúdo e desenvolvimento das atividades contidas neste fascículo, o leitor deverá estar familiarizado com os conceitos relativos a:

- Transistor bipolar.

Transistor de efeito de campo

O transistor de efeito de campo tem capacidade de exercer o controle de corrente através da tensão aplicada em um de seus terminais, sendo utilizado, principalmente, nos estágios de entrada de instrumentos de medida, tais como osciloscópios, voltímetros eletrônicos, receptores etc., onde seja necessário uma elevada impedância de entrada.

O transistor de efeito de campo é geralmente designado pela abreviação FET cujas letras correspondem às iniciais do termo inglês *field effect transistor*. Existem duas categorias de dispositivos de efeito de campo:

- O transistor de efeito de campo de junção, designado pela sigla JFET.
- O transistor de efeito de campo de porta isolada, designado pela sigla MOSFET.

As características principais dessas duas categorias de dispositivos são examinadas a seguir.

TRANSISTOR DE EFEITO DE CAMPO DE JUNÇÃO

O JFET é constituído por um substrato de material semicondutor exibindo um tipo de dopagem, no qual é formado, por técnicas de implantação iônica, um canal de dopagem distinta daquela correspondente ao substrato, conforme ilustrado na **Fig.1**.

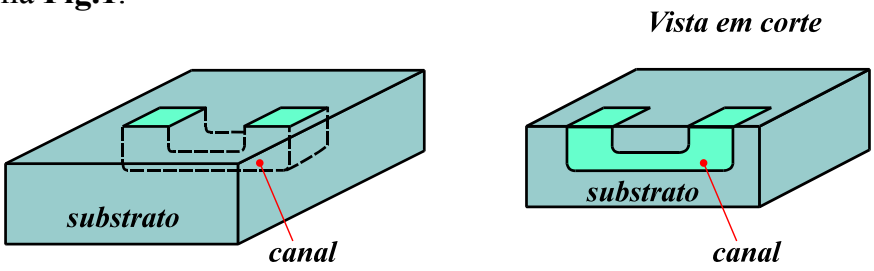


Fig.1 Estrutura básica de um JFET.

Dois tipos de dispositivos podem ser fabricados, conforme ilustrado na **Fig.2**:

- Substrato do tipo *p* e canal do tipo *n,* denominado de **JFET canal *n***.
- Substrato do tipo *n* e canal do tipo *p,* denominado de **JFET canal *p***.

Fig.2 JFETs canal *n* e canal *p*.

TERMINAIS DE LIGAÇÃO DO JFET

Os JFETs possuem 3 terminais. Dois terminais estão ligados às extremidades do canal e são denominados de **fonte** e **dreno**, como mostrado na **Fig.3**. O terminal fonte é identificado pela letra *S* (do inglês *source*) e o terminal dreno pela letra *D* (do inglês *drain*). O terceiro terminal, denominado de **porta** é identificado pela letra *G* (do inglês *gate*), sendo conectado diretamente ao substrato.

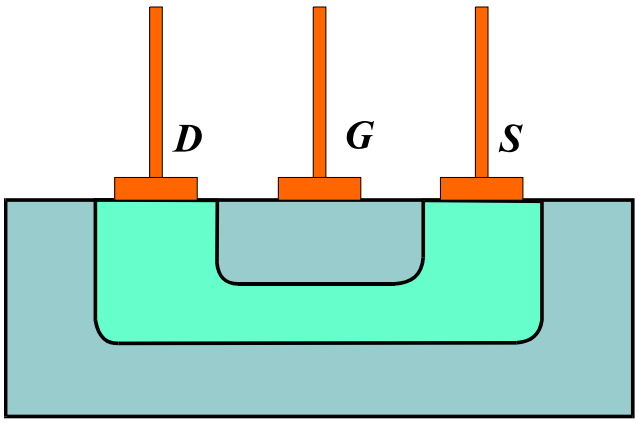


Fig.3 Terminais de um JFET.

Os terminais dreno e fonte servem a propósitos distintos e conseqüentemente não podem ser trocados um pelo outro, nas montagens envolvendo FETs.

FORMAS DE ENCAPSULAMENTO

Os transistores de efeito de campo são fabricados em invólucros semelhantes àqueles utilizados em transistores bipolares. A **Fig.4** mostra dois tipos básicos de encapsulamento disponíveis comercialmente.

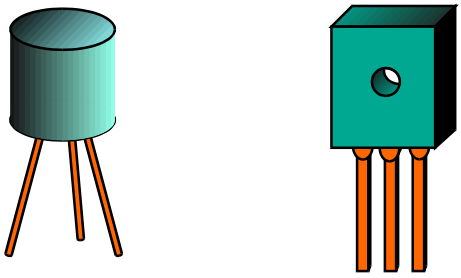


Fig.4 Aspectos típicos de encapsulamentos disponíveis comercialmente.

REPRESENTAÇÃO SIMBÓLICA

A **Fig.5** mostra a representação simbólica de JFETs canal *n* e canal *p*, onde se pode notar que a diferença nas representações, indicativa do tipo de canal do dispositivo, ocorre no sentido da seta no terminal *G*.

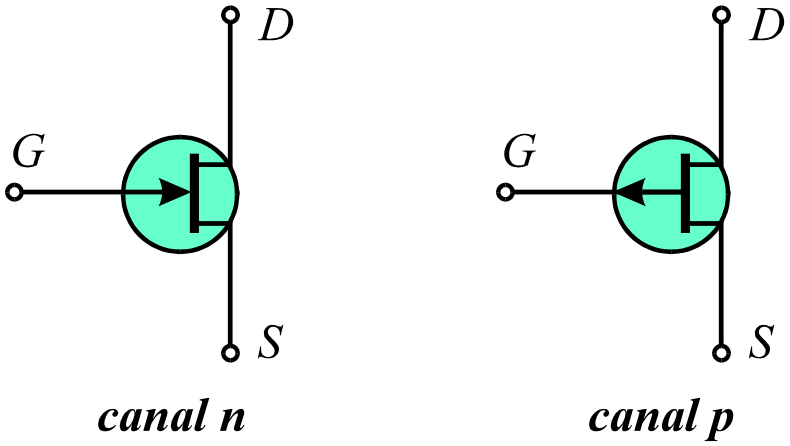


Fig.5 Representações simbólicas de JFETs canal *n* e canal *p*.

POLARIZAÇÃO DE JFETs

Como ocorre com o transistor bipolar, o JFET funciona com um terminal comum à entrada e à saída do circuito. A configuração mais usual é aquela em que o terminal fonte é escolhido como terminal comum, como mostrado na

Fig.6. Como pode ser aí observado, a forma de ligação com a fonte externa é função do tipo de canal do dispositivo.

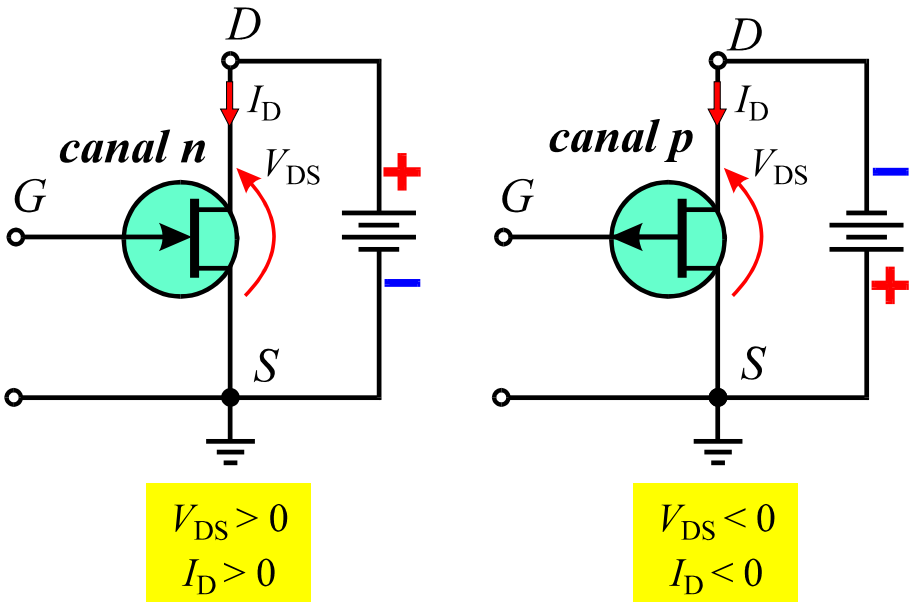


Fig.6 Formas de polarização de JFETs canal *n* e canal *p*.

A análise do comportamento do JFET em circuitos, desenvolvida nas seções seguintes, utiliza o JFET canal *p* como modelo. Com a devida troca de polaridade das fontes de alimentação no circuito, os resultados da análise são também aplicáveis para o caso do JFET canal *n*.

Fonte

Em condições normais de operação, o terminal fonte do *p*-JFET é ligado ao pólo positivo da fonte de alimentação, como mostrado na **Fig.7**.

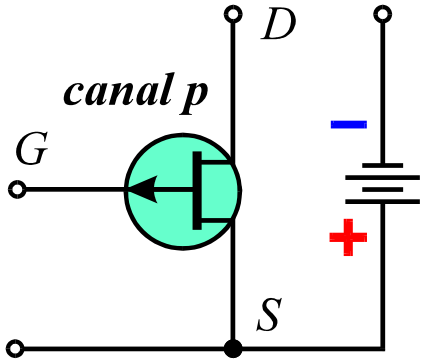


Fig.7 Ligação do terminal *S* de um JFET à fonte de alimentação.

O terminal fonte funciona como terminal de referência para o FET assim como o emissor funciona como terminal de referência para o transistor bipolar.

Dreno

O terminal dreno é ligado ao pólo negativo da fonte de alimentação através de um resistor de dreno R_D, como mostrado na **Fig.8**.

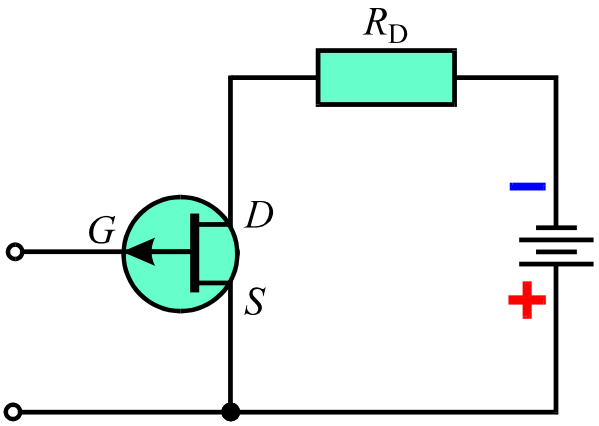


Fig.8 Ligação do terminal *D* de um JFET à fonte de alimentação, por intermédio de um resistor.

O resistor de dreno desempenha uma função semelhante àquela referente ao resistor de coletor em circuitos com transistores bipolares.

Porta

A porta é o terminal de controle de um FET, desempenhando um papel semelhante ao terminal de base de um transistor bipolar. Existe uma diferença fundamental no entanto, nas condições de operação de um FET com respeito ao princípio de funcionamento do transistor bipolar:

Em operação normal, a junção pn formada entre porta e fonte de um FET deve estar inversamente polarizada.

Para obter a condição normal de operação, uma fonte externa deve ser utilizada para polarizar inversamente a junção formada entre porta e fonte, como mostrado na **Fig.9**.

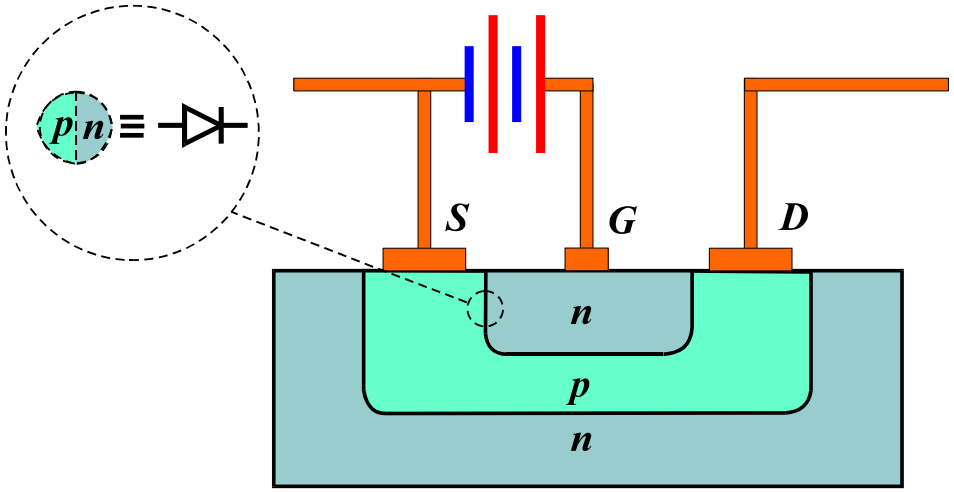


Fig.9 Emprego de uma fonte externa para polarizar inversamente a junção formada entre a porta e a fonte de um FET.

Dessa forma, no *p*-JFET o terminal da porta fica mantido a um potencial positivo com relação ao terminal fonte, e a configuração do dispositivo no circuito assume a forma mostrada na **Fig.10**. Essa condição de polarização inversa atribui ao FET uma altíssima impedância de entrada, que pode chegar a algumas dezenas de megaohms.

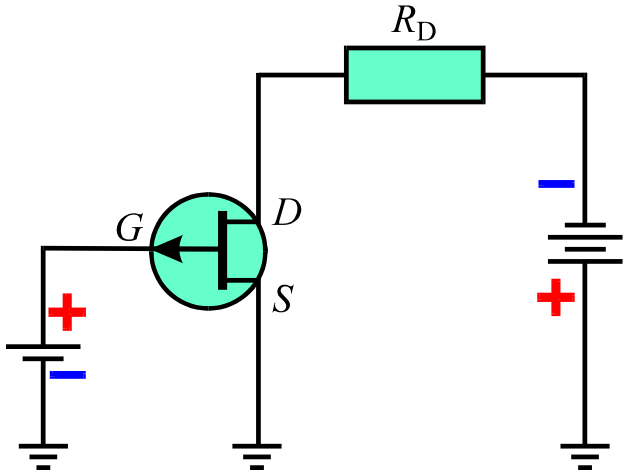


Fig.10 Condições normais de polarização de um *p*-JFET.

PRINCÍPIO DE FUNCIONAMENTO

O estudo do princípio de funcionamento do FET é feito com base em uma análise de parâmetros elétricos do componente, cujas relações podem ser representadas em termos de curvas características. Os parâmetros utilizados na

representação das curvas características estão representados na **Fig.11**, e recebem as seguintes denominações:

I_D = corrente que flui para o terminal dreno, também denominada de corrente de dreno.
$V_{DS} \equiv V_D - V_S$ = tensão entre dreno e fonte.
$V_{GS} \equiv V_G - V_S$ = tensão de controle entre porta e fonte.

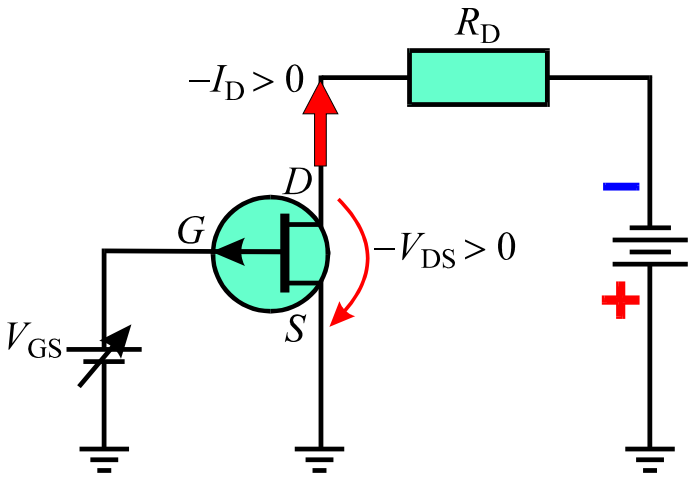


Fig.11 Parâmetros elétricos associados ao FET.

O FET é um transistor cujo princípio de funcionamento baseia-se no controle que a tensão V_{GS} exerce sobre a corrente I_D. Esse controle é semelhante ao tipo de controle de fluxo de fluido em um sistema hidráulico, do tipo ilustrado na **Fig.12.**

Como mostrado na **Fig.12,** o sistema hidráulico é composto de um duto e de um pistão com a finalidade de controlar o fluxo de fluido através do canal.

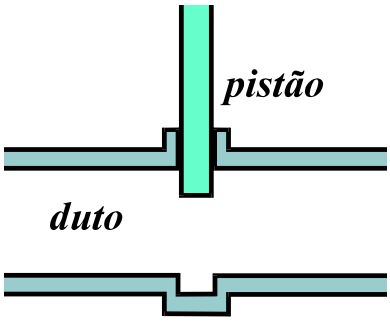


Fig.12 Sistema hidráulico com controle de fluxo de fluido.

O fluxo máximo de fluido ocorre quando o pistão de controle é deslocado totalmente para cima, proporcionando a abertura total do canal, como mostrado na **Fig.13**. Como pode ser aí observado, a medida que o canal vai sendo obstruído pela penetração do pistão, o fluxo de fluido diminui até o ponto de se tornar totalmente bloqueado quando o pistão é totalmente inserido no canal.

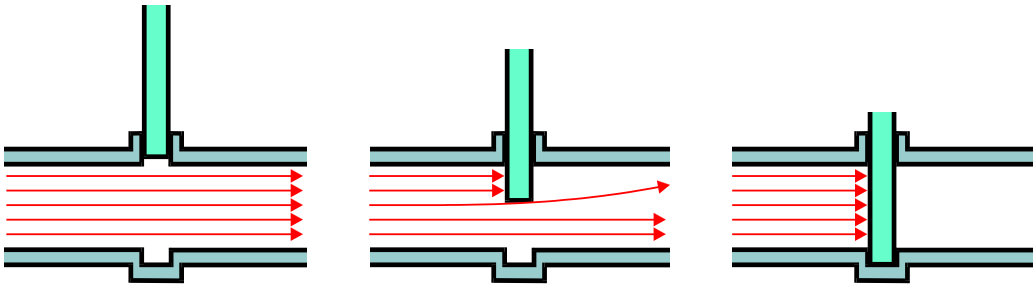


Fig.13 Fluxo de fluido para diferentes penetrações do pistão no canal.

Da mesma forma que o pistão atua sobre o fluxo de fluido, abrindo ou fechando fisicamente o canal, a tensão de controle V_{GS} efetua um controle eletrostático do fluxo de corrente através do canal do FET. Esse tipo de controle pode ser analisado a partir de três condições de operação:

- Com o terminal porta aberto.
- Com o potencial da porta nulo em relação ao terminal fonte.
- Com o potencial da porta positivo em relação ao terminal fonte.

Para maior clareza na análise dessas três situações, o FET será representado de acordo com a estrutura simplificada mostrada na **Fig.14**, que elimina os detalhes referentes à geometria do canal no interior do dispositivo.

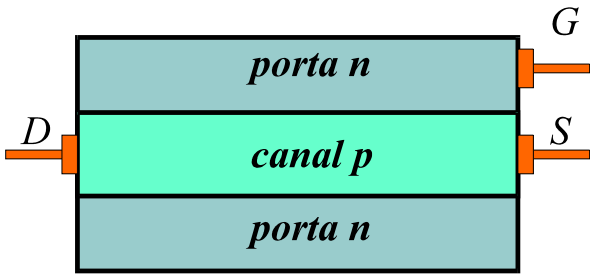


Fig.14 Representação simplificada da estrutura de um FET.

Porta em aberto

Notando que em um *p*-JFET a corrente no canal é constituída unicamente de lacunas, e considerando que a corrente flui no sentido fonte-dreno, com o terminal de controle desligado, o canal fica totalmente aberto e a corrente entre fonte e dreno varia aproximadamente em proporção direta com a variação da tensão entre os terminais dreno e fonte, como mostrado na **Fig.15**.

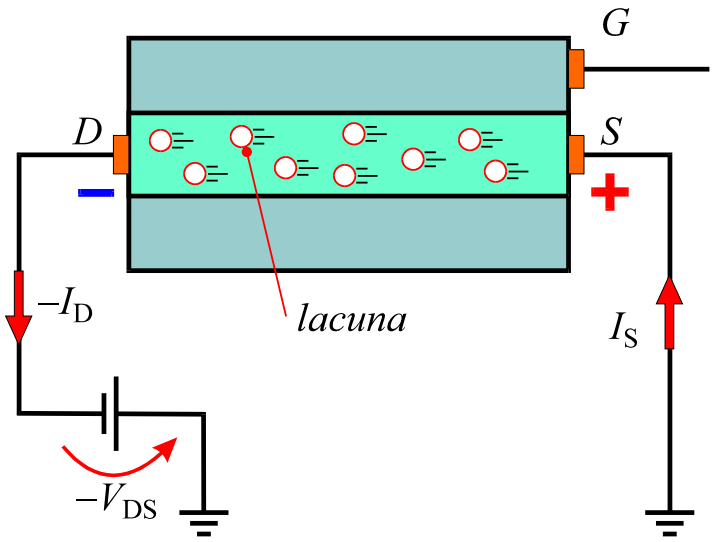


Fig.15 Corrente no canal de um *p*-JFET com a porta desligada.

Observa-se que nessas condições, o comportamento do canal é semelhante ao de um resistor, com o aumento da tensão aplicada se traduzindo em um aumento proporcional no fluxo de corrente, conforme mostrado na **Fig.16**.

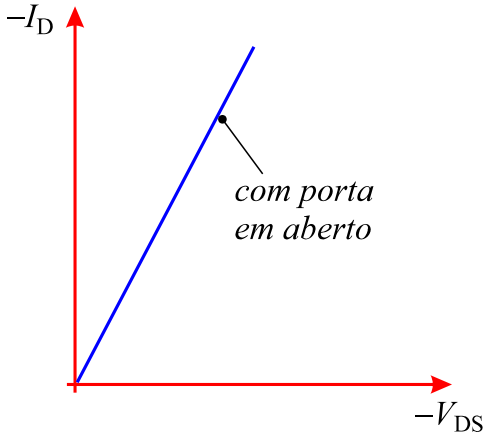


Fig.16 Representação gráfica da relação $I_D \times V_{DS}$ para um *p*-JFET com porta desligada.

Com a porta desligada, o canal de um JFET se comporta como um resistor e a corrente no canal varia em proporção direta com a tensão aplicada entre seus terminais.

Um aspecto importante a se considerar nesse caso é que, uma vez que o canal se comporta como uma resistor, o potencial entre dreno e fonte se distribui ao longo do canal como em um divisor de tensão.

Essa distribuição está ilustrada na **Fig.17** para o caso $V_{DS} = -2$ V. Como pode ser aí observado, o potencial ao longo do canal diminui gradualmente a partir do terminal fonte, de acordo com uma função linear $V(x)$, onde x representa a posição ao longo do canal, medida a partir do terminal dreno.

Apesar de o FET não ser utilizado na prática com o terminal porta em aberto, é muito importante conhecer a distribuição do potencial ao longo do canal para compreender o princípio de funcionamento do dispositivo.

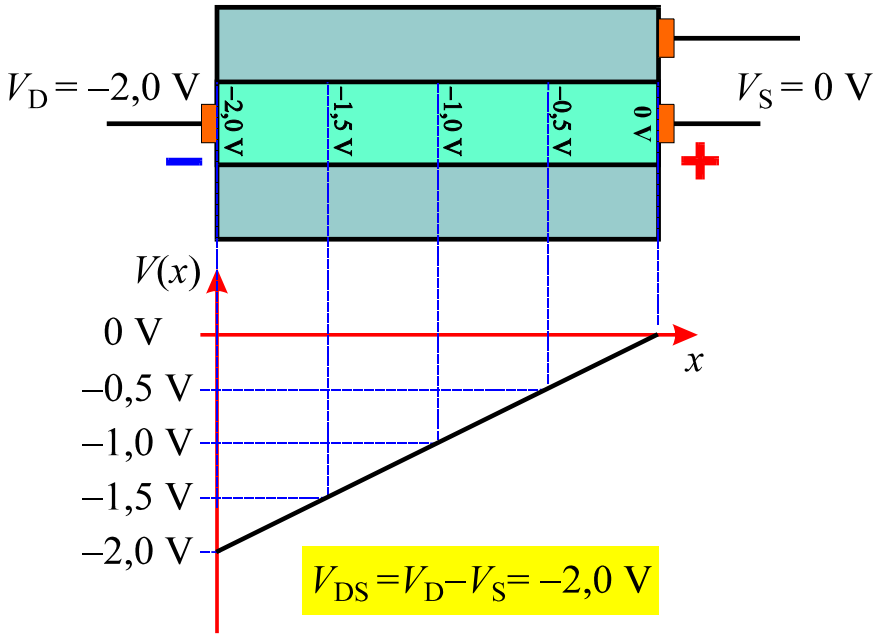


Fig.17 Exemplo típico ilustrando a distribuição de potencial ao longo do canal de um *p*-JFET.

Porta aterrada

Quando o terminal porta é conectado ao terminal fonte, a diferença de potencial entre a porta e a fonte é nula, ou seja, $V_{GS} = 0$. Como a porta está a um potencial nulo, o potencial negativo distribuído ao longo do canal coloca em bloqueio todos os pontos das duas junções formadas entre o substrato e o canal do dispositivo, conforme ilustrado na **Fig.18**.

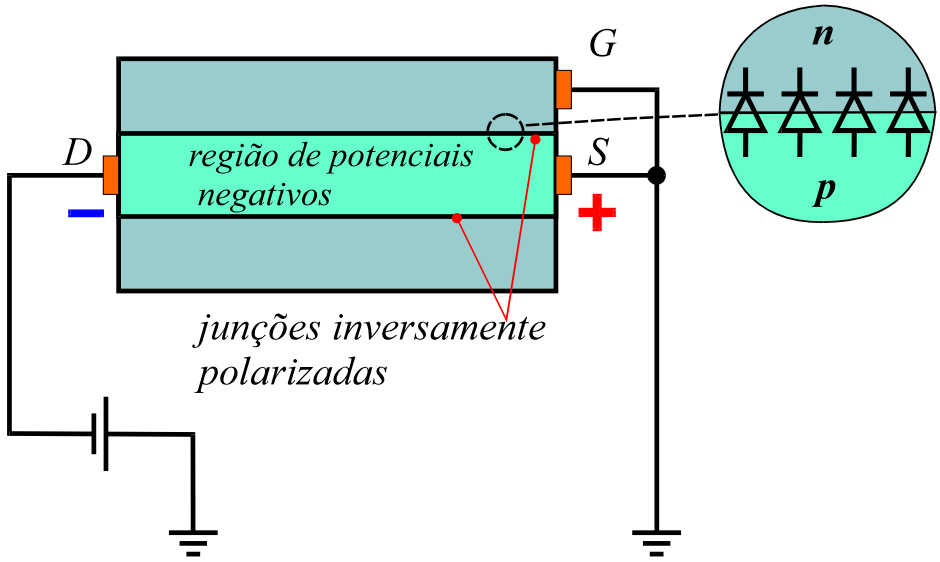


Fig.18 Dispositivo *p*-JFET com porta aterrada.

O potencial negativo no interior do canal provoca um acúmulo de cargas descobertas positivas no substrato, nas proximidades das duas junções formadas com o canal. Como ilustrado na **Fig.19**, o acúmulo de cargas descobertas é maior na região mais próxima ao terminal dreno devido ao potencial no interior do canal ser mais negativo nas proximidades daquela região.

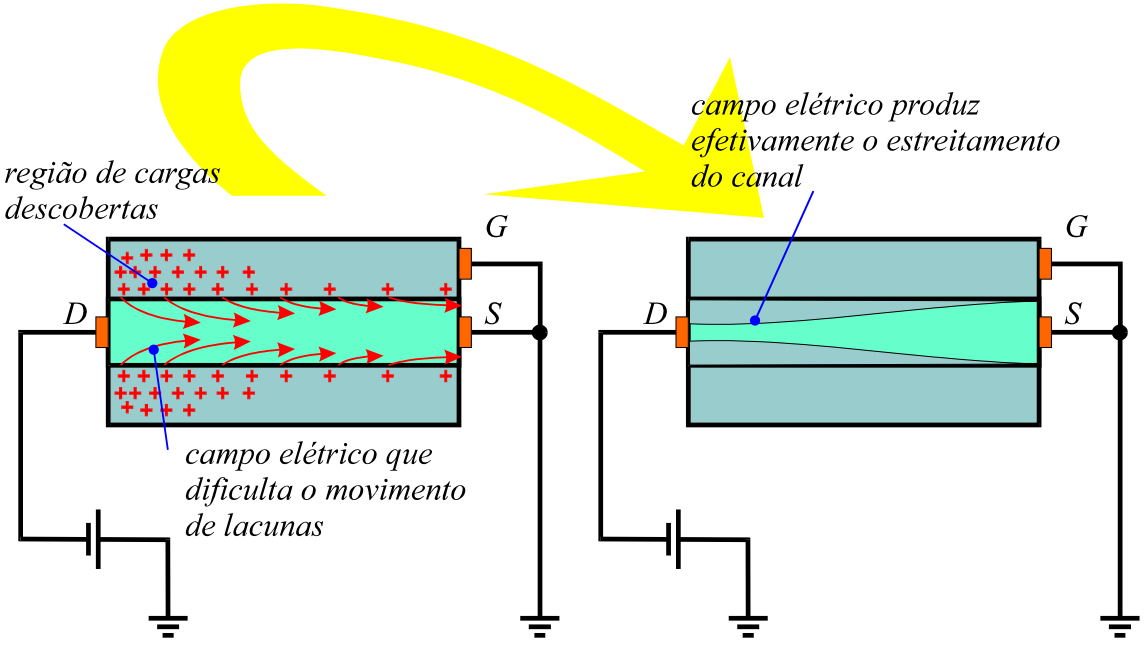


Fig.19 Distribuição de cargas descobertas no substrato de um *p*-JFET com porta aterrada.

Como ilustrado na **Fig.19**, o acúmulo de cargas positivas nas duas junções canal-substrato gera um campo elétrico que se projeta para dentro do canal, dificultando o fluxo de lacunas em seu interior, efetivamente reduzindo a área útil para o fluxo daqueles portadores. Esse processo ocorre de forma semelhante à atuação do pistão, no sistema hidráulico descrito anteriormente.

As regiões de depleção formadas nas duas junções entre o canal e o substrato penetram cada vez mais no interior do canal, à medida que o potencial no terminal dreno se torna mais negativo. Se por um lado o potencial mais negativo naquele terminal favorece o aumento da corrente de lacunas no interior do canal, por outro lado, o alargamento das duas regiões de depleção dificultam o fluxo de corrente. Como resultado, a partir de um certo valor da tensão negativa V_{DS} entre dreno e fonte, a corrente no canal satura em um valor limite I_{Dsat}.

Dessa forma, a relação entre os parâmetros V_{DS} e I_D assume a forma mostrada no gráfico da **Fig.20**, quando a porta está aterrada.

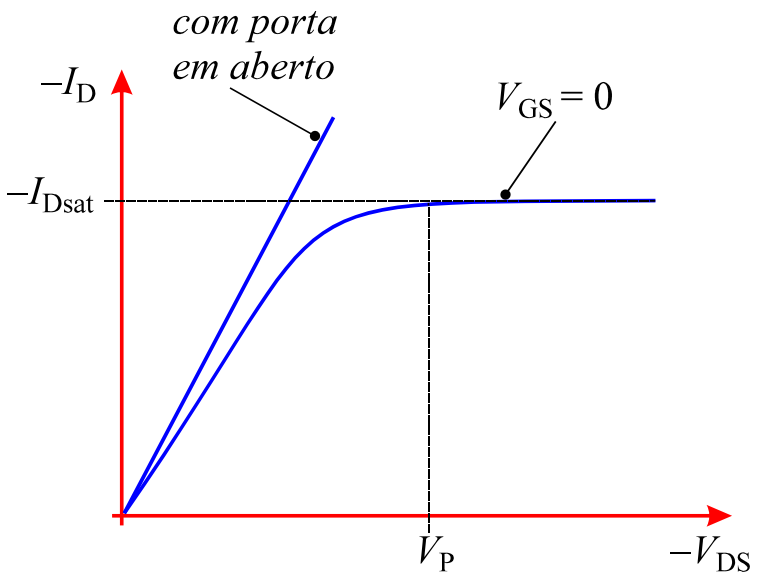


Fig.20 Representação gráfica da relação $I_D \times V_{DS}$ para um *p*-JFET com porta aterrada.

O gráfico da **Fig.20** mostra que a partir de um certo valor do parâmetro V_{DS} a corrente I_D permanece praticamente constante. O valor de tensão em que ocorre a saturação da corrente é denominado de **tensão de pinçamento V_P** (do termo inglês *pinch-off*) e o valor da corrente de saturação é denominada de **corrente de saturação de dreno** I_{Dsat}.

Potencial de porta positivo

Aplicando-se uma tensão positiva entre porta e fonte, o efeito da tensão inversa externa soma-se ao efeito de polarização interna, aumentando o acúmulo de cargas positivas nas duas junções entre o substrato e o canal. Esse efeito equivale a alterar a largura efetiva do canal, conforme ilustrado na **Fig.21**.

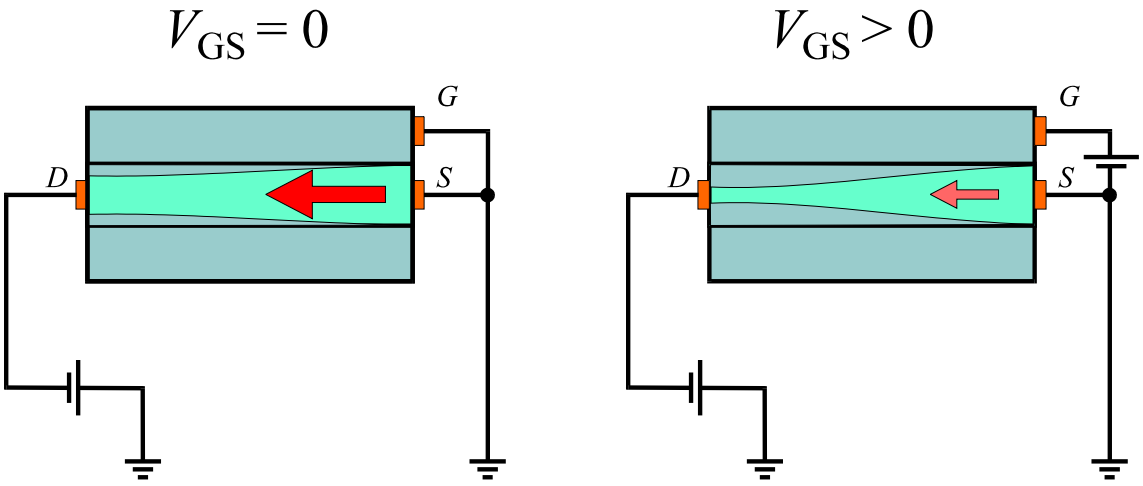
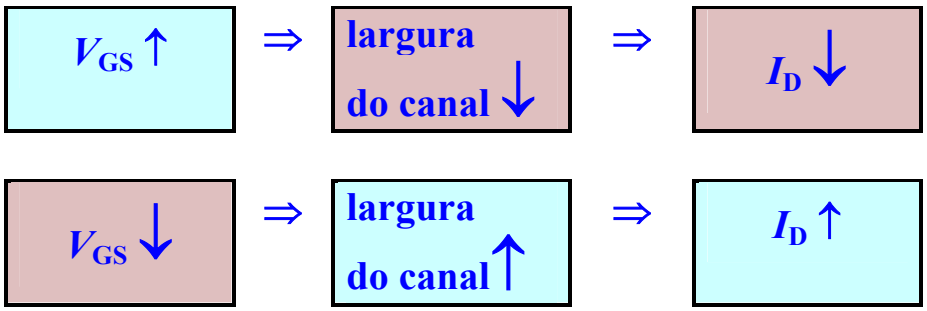


Fig.21 Larguras efetivas do canal de um *p*-JFET para os casos $V_{GS} = 0$ e $V_{GS} > 0$.

Como o fluxo de corrente depende da abertura no canal, conclui-se que:



Pode-se sumarizar o comportamento elétrico de um FET de acordo com a seguinte afirmativa:

A corrente I_D entre fonte e dreno de um FET é controlada pela tensão V_{GS} aplicada entre porta e fonte.

Utilizando-se valores distintos da tensão V_{GS}, obtém-se uma família de curvas representativas das relações entre I_D e V_{DS}, como mostrado na **Fig.22**. Essa família de curvas características é denominada de **característica de dreno do JFET**.

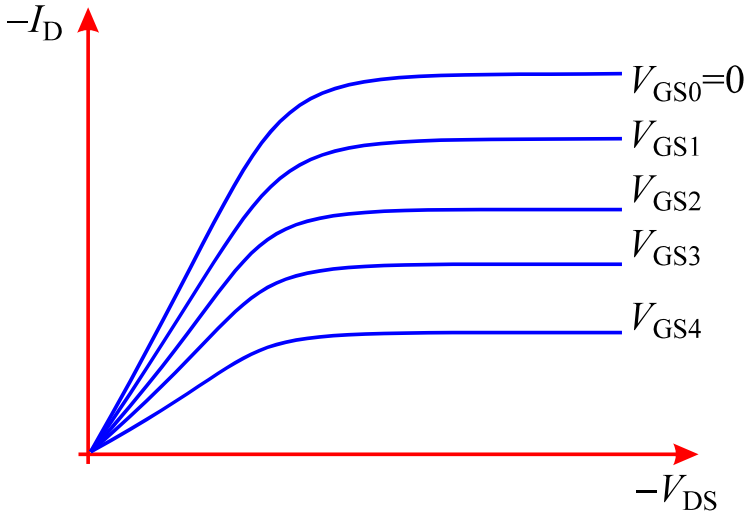


Fig.22 Gráfico representativo da característica de dreno de um *p*-JFET.

Um aspecto importante a ser observado no uso do JFET é que o potencial do terminal porta **sempre coloca a junção porta-fonte em bloqueio.** Se essa junção for polarizada em condução o transistor pode ser danificado.

O diagrama a seguir mostra como deve ser aplicada a tensão entre os terminais porta e fonte, para operação adequada do JFET.

$$\textbf{\textit{p}-JFET} \Rightarrow V_{GS} > 0$$

$$\textbf{\textit{n}-JFET} \Rightarrow V_{GS} < 0$$

PARÂMETROS BÁSICOS DE UM JFET

Tensão de pinçamento

A tensão de pinçamento V_P representa o valor de tensão dreno-fonte a partir do qual ocorre saturação da corrente de dreno. Existe um determinado

valor V_P para cada valor da tensão porta-fonte V_{GS}, conforme ilustrado na **Fig.23**.

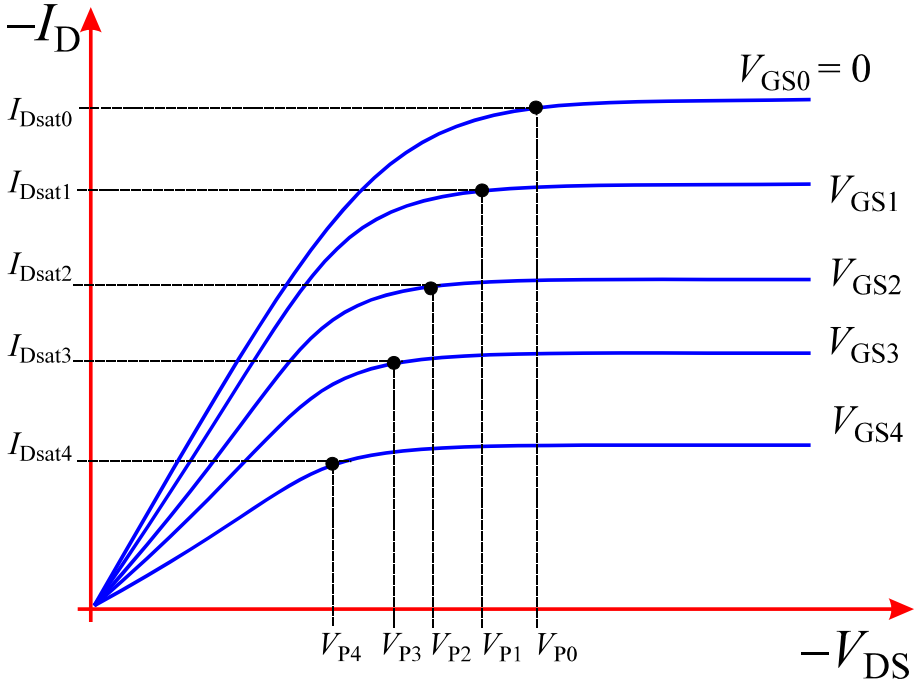


Fig.23 Tensões de pinçamento nas curvas características de um *p*-JFET.

Unindo-se os valores de corrente e tensão obtidos nos pontos de pinçamento das diferentes curvas características do JFET, obtém-se uma curva de pinçamento ou curva de *pinch-off*, como mostrado na **Fig.24**.

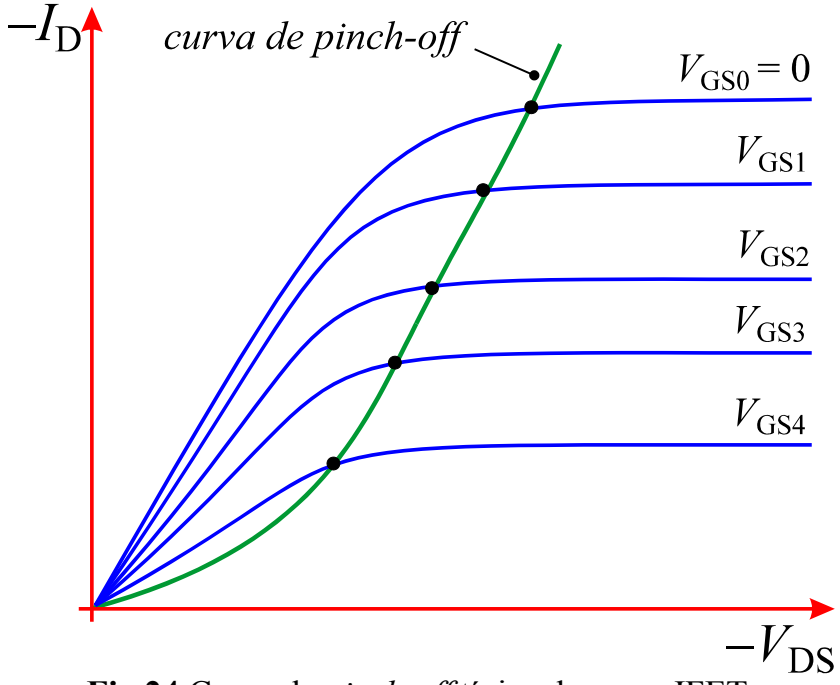


Fig.24 Curva de *pinch-off* típica de um *p*-JFET.

Tensão de porta no corte

A tensão de porta no corte, representada pelo parâmetro $V_{GS,off}$ corresponde ao valor de tensão V_{GS} que provoca o fechamento completo do canal do JFET, bloqueando portanto o fluxo da corrente I_D. Essa condição está representada no gráfico da **Fig.25**.

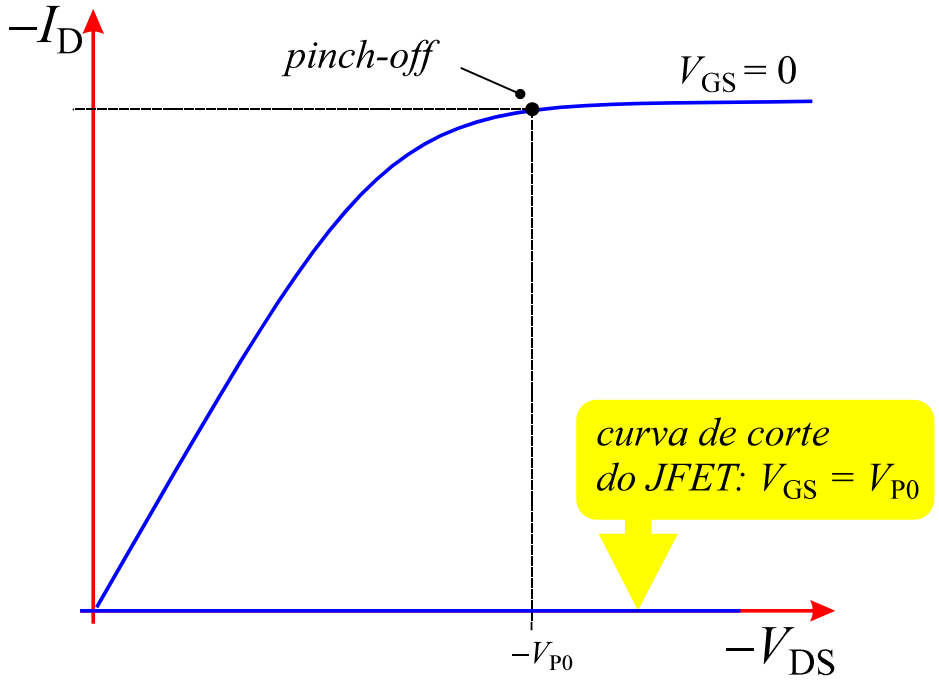


Fig.25 Curva de corte de um JFET.

Na condição de corte pode circular no canal uma corrente de alguns microampères, e na maioria dos casos o parâmetro $V_{GS,off}$ é aproximadamente igual à tensão de pinçamento V_{P0}, ou seja,

Condição de corte do JFET $\Rightarrow$ $V_{GS,off} \approx V_{P0}$

Resistência de condução do canal

A resistência de condução do canal $R_{DS,on}$ é aquela apresentada pelo canal na faixa de valores do parâmetro V_{DS} satisfazendo à condição

$$|V_{DS}| < V_P$$

Nessas condições o canal se comporta como um resistor convencional, com a corrente I_D variando de uma forma aproximadamente linear com a tensão V_{DS}. O parâmetro $R_{DS,on}$, é dependente do valor da tensão V_{GS}, situando-se tipicamente na faixa de 20 ohms a algumas centenas de ohms.

Tensão de ruptura

A tensão de ruptura de um JFET corresponde ao valor de tensão V_{DS} a partir do qual a corrente no canal entra no regime de ruptura por avalanche. Folhetos de especificações do fabricante fornecem os valores máximos admissíveis da tensão V_{DS} de forma a evitar a ocorrência de ruptura no dispositivo.

REGIÕES DE OPERAÇÃO DE UM JFET

O diagrama contendo as curvas características de um JFET pode ser dividido em três regiões, conforme mostrado na **Fig.26**, e descritas a seguir.

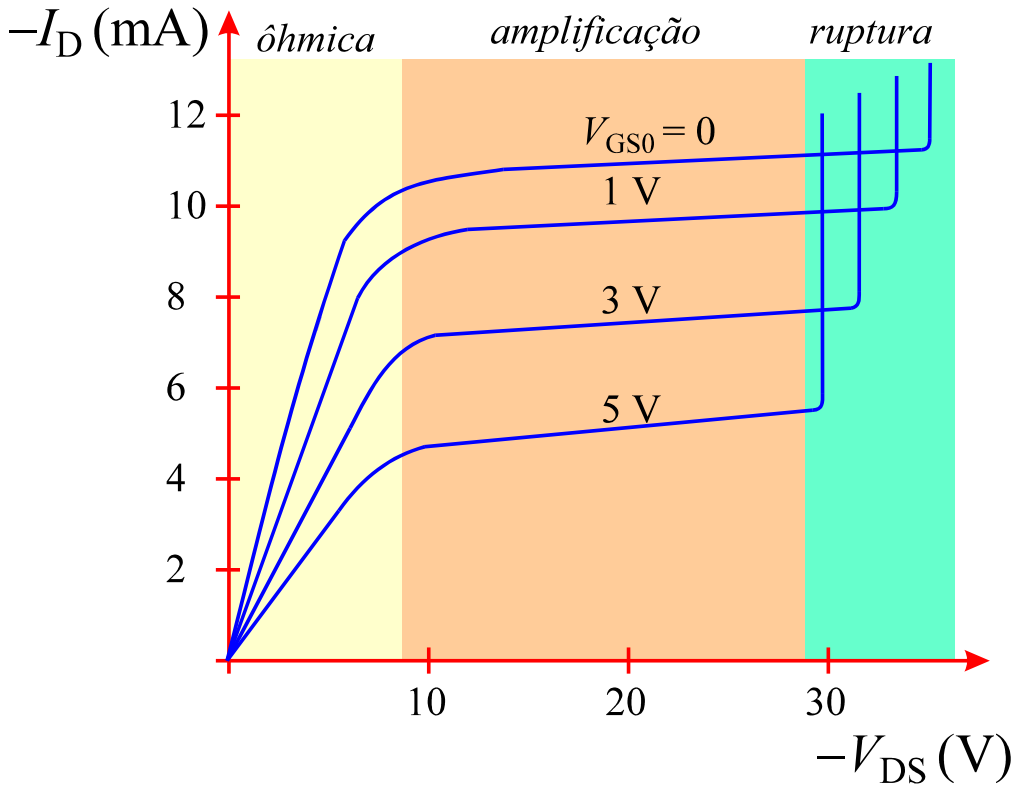


Fig.26 Regiões de operação no diagrama das curvas características de um JFET.

Região ôhmica

A região ôhmica mostrada na **Fig.26** ocorre na faixa de valores V_{DS} satisfazendo à condição

$$|V_{DS}| < V_P$$

onde o transistor se comporta como um resistor, cujo valor de resistência $R_{DS,on}$ é determinado pela tensão entre porta e fonte V_{GS}.

Como se pode observar na **Fig.27**, na região ôhmica o parâmetro $R_{DS,on}$, obtido da relação

$$R_{DS,on} = \frac{V_{DS}}{I_{DS}}$$

aumenta com a tensão V_{GS}.

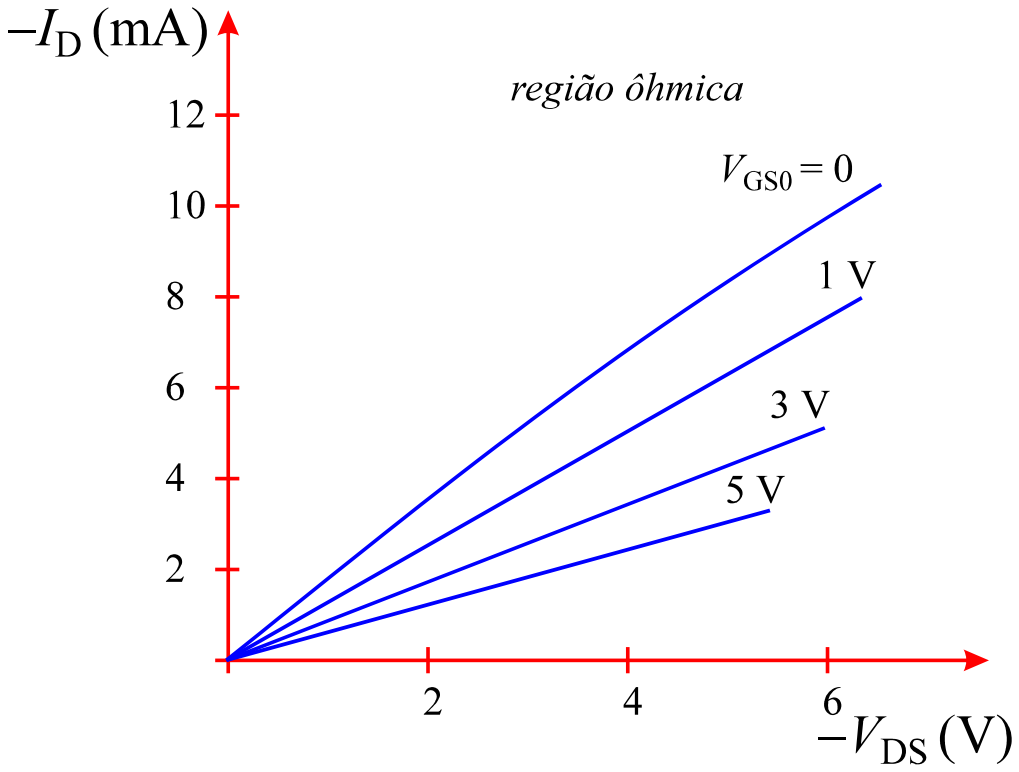


Fig.27 Região ôhmica no diagrama das curvas características de um JFET, expandido horizontalmente.

Região de amplificação

A região de amplificação de um JFET, mostrada na **Fig.26**, é aquela em que a corrente no canal se torna independente da tensão V_{DS} com o seu valor controlado pela tensão V_{GS} entre os terminais da porta e da fonte. Nesse regime de operação, o JFET comporta-se praticamente como uma fonte de corrente tendo uma resistência da ordem de algumas centenas de quiloohms.

Região de ruptura

A região de ruptura, ilustrada na **Fig.26**, está situada na faixa de valores mais altos da tensão V_{DS}, suficientes para provocar o fenômeno de ruptura por avalanche no canal. Operação do JFET nessa região deve sempre ser evitada, sob pena de causar danos irreparáveis ao dispositivo.

TRANSISTOR DE EFEITO DE CAMPO DE PORTA ISOLADA - MOSFET

Os transistores de efeito de campo do tipo porta isolada (IGFET - *Isolated Gate Field Effect Transistor*), assim como os JFETs, são dispositivos unipolares cujo controle de corrente é realizado por intermédio de um campo eletrostático. A sigla MOSFET advinda do termo inglês *Metal-Oxide-Semiconductor, Field Effect Transistor*, é adotada como padrão de referência aos transistores de efeito de campo de porta isolada.

A **Fig.28** ilustra as diferenças estruturais entre dispositivos MOSFET e JFET.

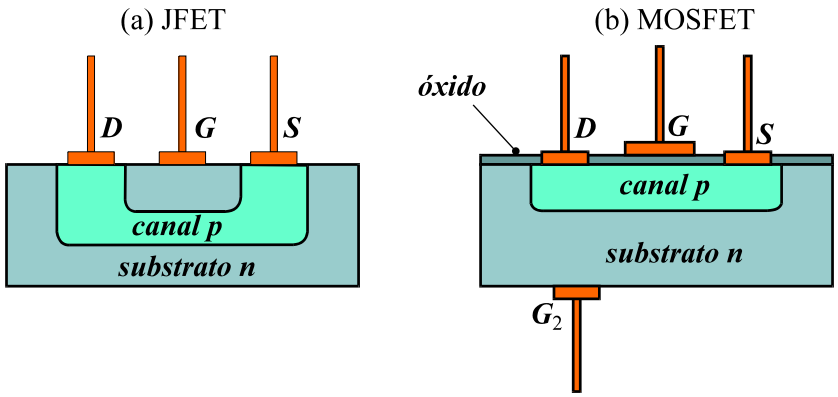


Fig.28 Estruturas básicas dos dispositivos JFET e MOSFET.

Como mostrado na **Fig.28a**, em dispositivos JFET o canal está localizado inteiramente no interior do substrato, existindo portanto duas junções semicondutoras entre o substrato e o canal. Em dispositivos MOSFET, por outro lado, o eletrodo metálico do terminal porta é separado do canal por uma fina camada isolante de óxido, conforme mostrado na **Fig.28b**. Forma-se portanto uma estrutura entre porta e canal do tipo metal-óxido-semicondutor (MOS).

A presença da camada isolante entre porta e canal do dispositivo MOSFET permite atingir níveis de impedância de entrada extremamente altos (da ordem de $10^{15}\,\Omega$).

Existem dois tipos de dispositivos MOSFET: depleção e enriquecimento. Cada tipo tem características próprias, como descrito a seguir.

MOSFET TIPO DEPLEÇÃO

O canal de um dispositivo MOSFET depleção exibe dopagem distinta do substrato. Um eletrodo metálico isolado do canal forma o terminal porta. A **Fig.29** mostra o aspecto estrutural dos MOSFETs depleção canal *p* e canal *n*.

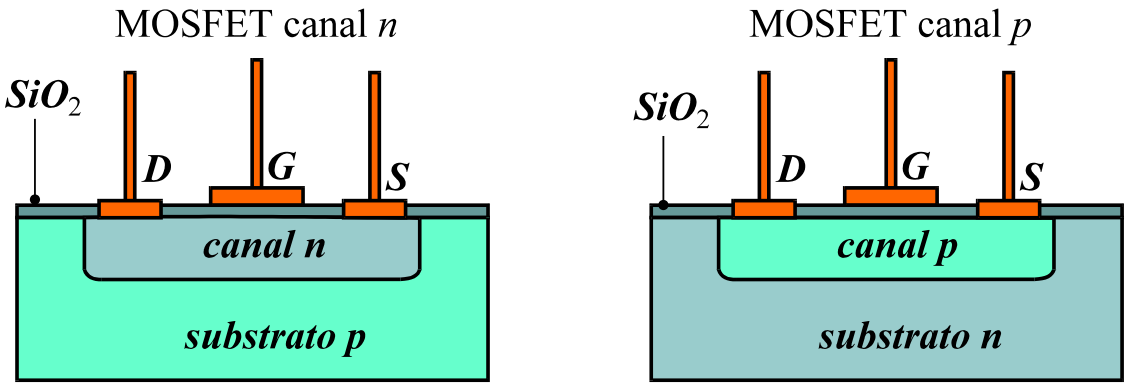
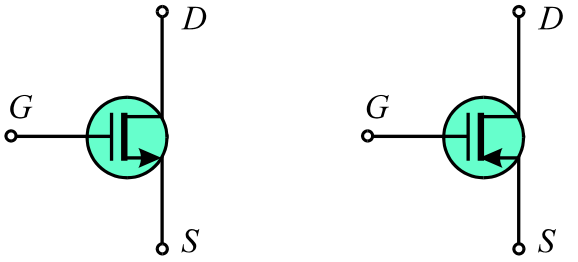


Fig.29 Estruturas MOSFET tipo depleção de canal *p* e de canal *n*.

O controle de corrente em MOSFETs depleção, da mesma forma que em dispositivos JFET, é feito pelo controle da extensão da região de depleção no interior do canal através do potencial aplicado à porta do dispositivo.

As representações de circuito de MOSFETs depleção estão ilustradas na **Fig.30**. Como pode ser aí observado, essas representações diferem apenas nos sentidos da seta no terminal fonte. Vale notar que o isolamento entre porta e canal está também representado em ambos os símbolos mostrados na **Fig.30**.



MOSFET canal ***p*** MOSFET canal ***n***

Fig.30 Representações de circuito de MOSFETs depleção.

Princípio de funcionamento

O princípio de funcionamento do MOSFET depleção é quase que semelhante ao do JFET e será analisado inicialmente para o caso de um dispositivo com canal *p*.

Como ilustrado na **Fig.31a**, quando o terminal porta fica submetido ao mesmo potencial do terminal fonte, os portadores movem-se livremente no canal, propiciando o aparecimento de uma corrente entre fonte e dreno.

A aplicação de uma tensão positiva à porta do dispositivo provoca o aparecimento de uma região de depleção que estreita a faixa de passagem de portadores através do canal, como mostrado na **Fig.31b**, reduzindo assim a corrente I_D.

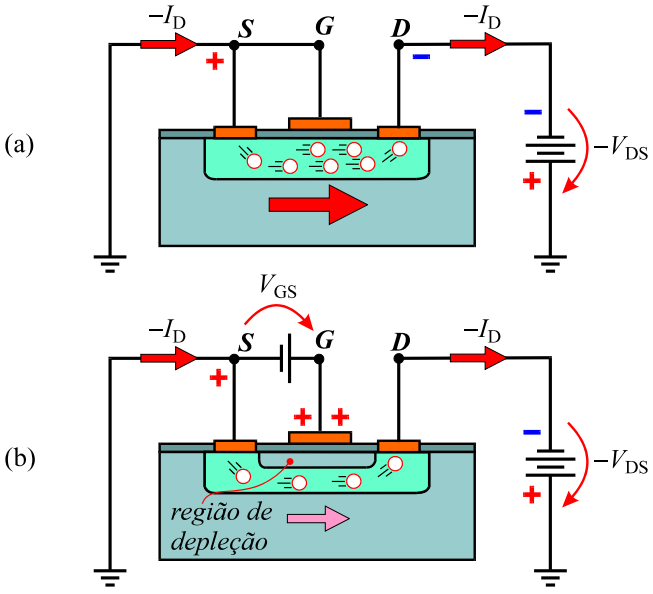


Fig.31 Funcionamento do MOSFET depleção, canal *p*:**(a)** com porta aterrada, **(b)** com potencial positivo aplicado à porta.

Dessa forma, através do controle do potencial aplicado à porta, pode-se controlar a corrente no canal.

Há contudo uma diferença singular entre MOSFETS depleção e JFETs. No caso de dispositivos JFET, a junção *pn* formada entre canal e substrato não pode ser polarizada diretamente, para evitar o surgimento de uma corrente de fuga excessiva através do terminal porta trazendo como conseqüência uma queda acentuada na impedância de entrada.

Em MOSFETs depleção essa situação não ocorre pois o terminal porta é isolado do canal, independentemente da polaridade dos terminais. Dessa forma, em MOSFETs depleção tipo *p* a aplicação de um potencial negativo à porta provoca um aumento na corrente I_D, uma vez que nessa situação a região de depleção no interior do canal é diminuída substancialmente, conforme ilustrado na **Fig.32**.

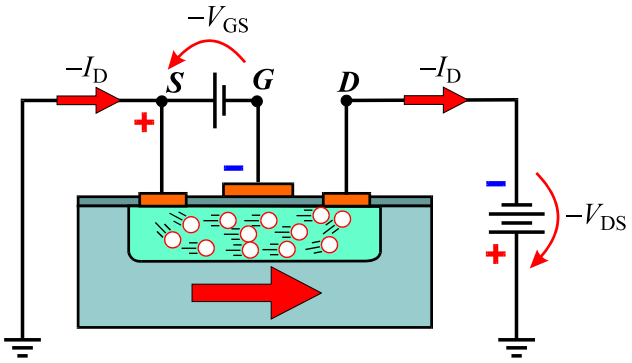


Fig.32 Funcionamento do MOSFET tipo depleção, canal *p*, com potencial negativo aplicado à porta.

A **Fig.33** mostra as curvas características de saída do MOSFET tipo depleção, canal *p*.

Um exame dos parâmetros referentes a cada curva indica que a porta pode ficar submetida tanto a potenciais positivos como negativos.

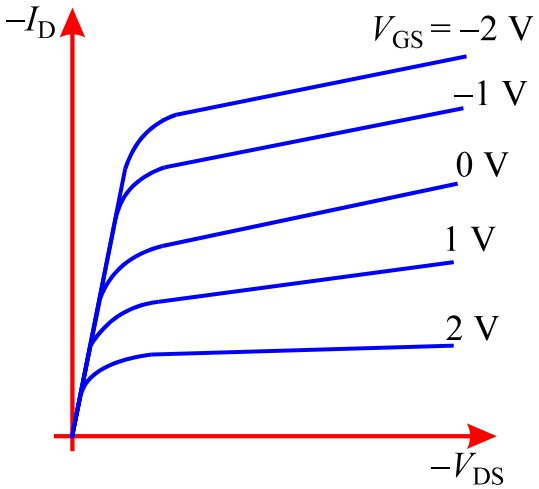


Fig.33 Curvas características de saída de um dispositivo *p*-MOSFET tipo depleção.

MOSFET TIPO ENRIQUECIMENTO

O MOSFET tipo enriquecimento é composto por duas regiões semicondutoras isoladas entre si pelo material semicondutor do substrato. Sobre esse conjunto estão depositadas uma camada de óxido isolante e uma camada metálica formadora da porta de controle, conforme ilustrado na **Fig.34**.

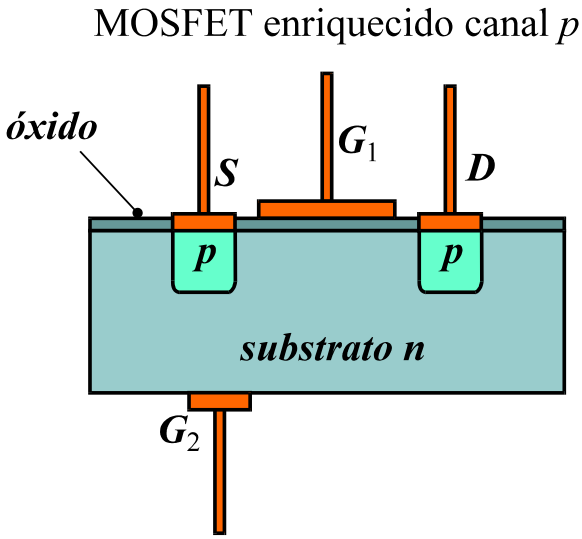


Fig.34 Estrutura de um MOSFET tipo enriquecimento, canal *p*.

As representações de circuito de MOSFETs tipo enriquecimento canal *p* e canal *n* estão mostradas na **Fig.35**, e diferem apenas no sentido das setas do terminal fonte.

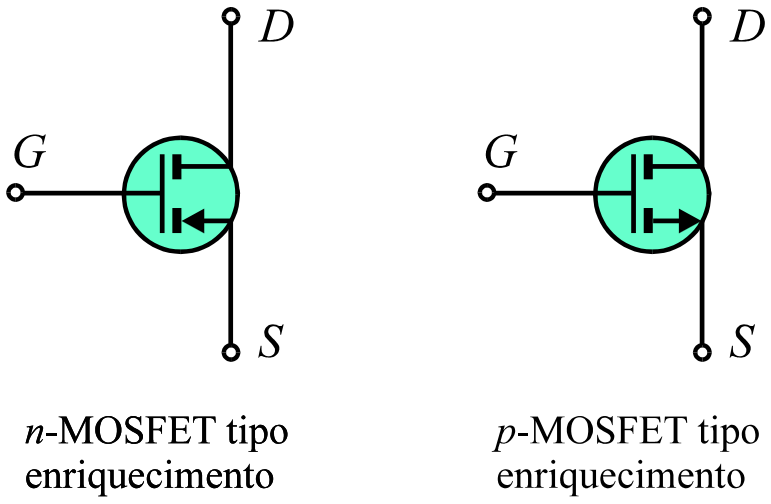


Fig.35 Representações de circuito de MOSFETs tipo enriquecimento.

Princípio de funcionamento

Para o caso de um dispositivo de canal *p*, ilustrado na **Fig.36**, quando o terminal porta fica submetido ao mesmo potencial do terminal fonte, a junção *pn* formada entre dreno e substrato fica inversamente polarizada, impedindo o fluxo de corrente. Por essa razão estes dispositivos são muitas vezes denominados de bloqueadores, como sugerem as representações de circuito com canal interrompido ilustradas na **Fig.35**.

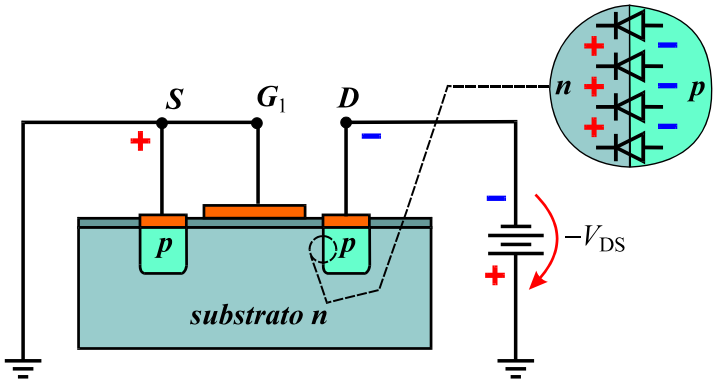


Fig.36 MOSFET tipo enriquecimento, canal *p* com porta aterrada.

Aplicando-se um potencial negativo à porta do dispositivo, a estrutura capacitiva metal-óxido-semicondutor propicia a indução de cargas positivas na região do substrato próxima à junção com o óxido, conforme ilustrado na **Fig.37**.

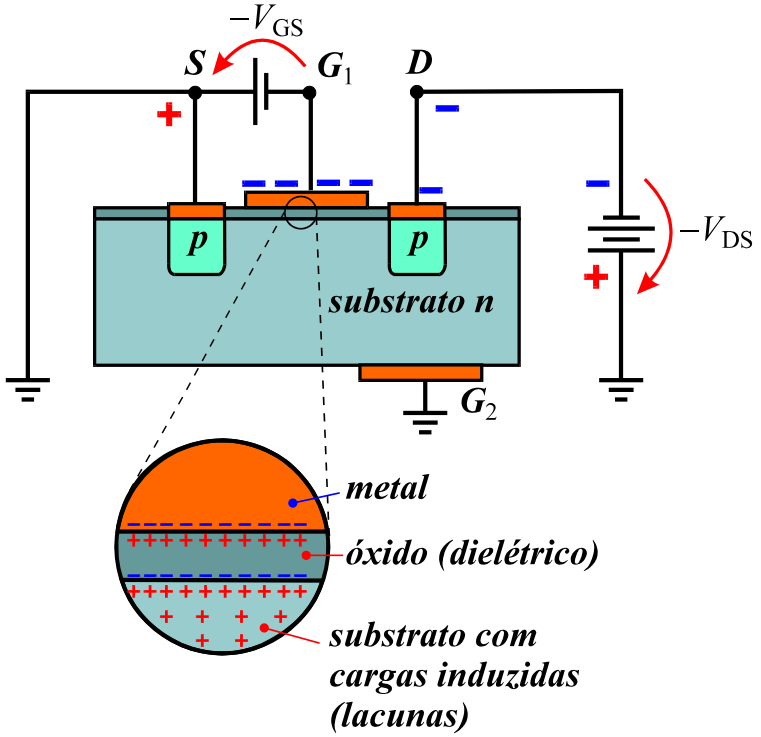


Fig.37 Indução de cargas positivas em um MOSFET tipo enriquecimento, canal *p*, quando a porta fica submetida a um potencial negativo.

A região de cargas induzidas positivas no substrato forma um canal de condução entre as regiões semicondutoras da fonte e do dreno, permitindo o fluxo de uma corrente I_D, como mostrado na **Fig.38**. Como pode ser aí observado, esse efeito equivale à formação de um canal *p* entre fonte e dreno.

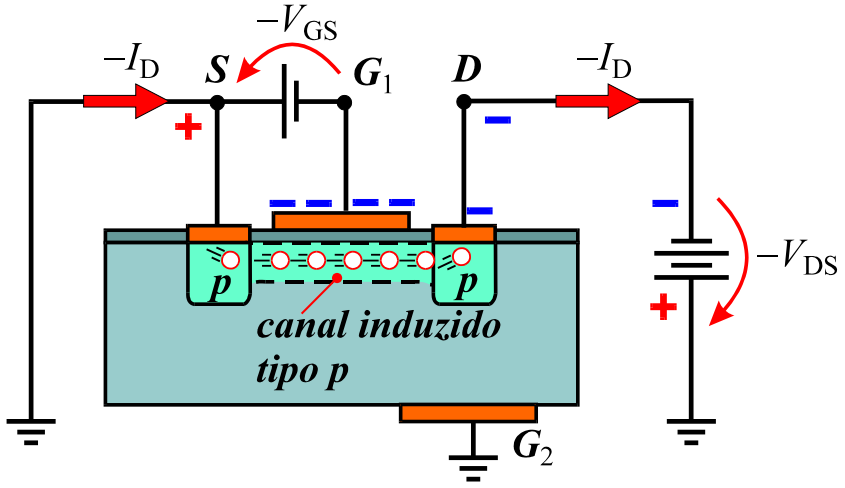


Fig.38 Fluxo de corrente em um MOSFET tipo enriquecimento, canal *p*.

A corrente I_D depende diretamente do potencial aplicado à porta, uma vez que este é o fator determinante da quantidade de cargas induzidas no canal. As curvas características de saída de um dispositivo MOSFET tipo enriquecimento, canal *p* estão mostradas no gráfico da **Fig.39**.

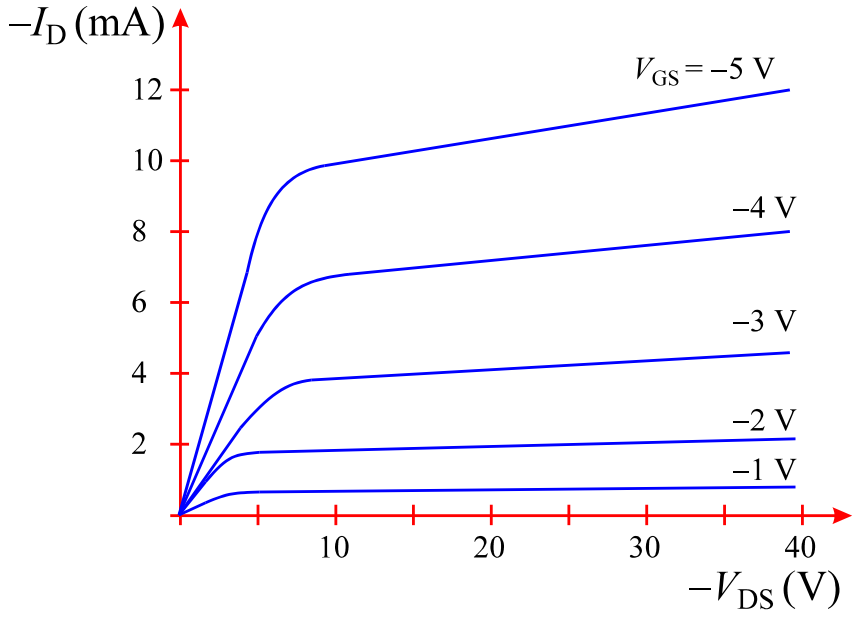


Fig.39 Curvas características de saída de um dispositivo MOSFET tipo enriquecimento, canal *p*.

Proteção da porta

O terminal porta é isolado do restante da estrutura de um MOSFET pela camada de óxido. Essa camada é extremamente fina de forma que sua capacidade dielétrica de isolação é efetiva apenas a baixas tensões. Quando o MOSFET não está sendo utilizado, a estrutura capacitiva metal-óxido-semicondutor tende a armazenar eletricidade estática, o que pode ao fim de um período provocar a degradação da película isolante. Por essa razão, a seguinte precaução deve ser observada:

Dispositivos MOSFET que não estejam em uso devem ser armazenados com os terminais inseridos em espuma condutiva ou curto-circuitados, não devendo-se tocar nos terminais para que sejam evitados danos ao dispositivo.

Apêndice

QUESTIONÁRIO

1. Existem duas categorias de transistor de efeito de campo. Quais são elas?

2. Faça um desenho da estrutura de um JFET e identifique os seus terminais.

3. Faça um desenho das representações simbólicas correspondentes ao *p*-JFET e ao *n*-JFET, identificando os terminais correspondentes.

4. Em condições normais de operação, como deve ser feita a polarização de um *p*-JFET? E de um *n*-JFET?

5. O que é tensão de pinçamento de um JFET?

6. Com porta aterrada um dispositivo *p*-JFET exibe uma tensão de pinçamento V_{P0} = 10 V. Que tensão V_{GS} deve ser aplicada para cortar o dispositivo?

7. Quais são as regiões de operação de um *p*-JFET e quais são suas características?

8. Faça um desenho da estrutura de um MOSFET tipo depleção e identifique os componentes da estrutura.

9. Desenhe as representações simbólicas de MOSFETs tipo depleção, canal *p* e canal *n*, com a identificação dos terminais.

10. Que característica diferencia um MOSFET tipo depleção de um JFET?

11. Desenhe a estrutura de um MOSFET tipo enriquecimento, identificando os componentes da estrutura.

12. Desenhe as representações simbólicas de MOSFETs tipo enriquecimento, canal *p* e *n*, com a identificação dos terminais.

13. Que característica diferencia o MOSFET tipo enriquecimento do MOSFET tipo depleção?

BIBLIOGRAFIA

CIPELLI, Antônio Marco Vicari & SANDRINI, Waldir João. Teoria e desenvolvimento de projetos de circuitos eletrônicos, 7ª. edição, Érica, São Paulo (1983).

MILLMAN, Jacob & HALKIAS, Christos C. Eletrônica: dispositivos e circuitos, Vol.2, McGraw- Hill do Brasil, São Paulo (1981).