

Sumário

Introdução	5
Amplificação com FET	6
Polarização do FET	6
Polarização do terminal dreno	7
Polarização do terminal porta	7
Estágio amplificador com FET	8
Princípio de funcionamento	9
Características dos estágios amplificadores a FET	12
Impedância de entrada	12
Ganho de tensão	13
Apêndice	15
Questionário	15
Bibliografia	15



Espaço SENAI

Missão do Sistema *SENAI*

Contribuir para o fortalecimento da indústria e o desenvolvimento pleno e sustentável do País, promovendo a educação para o trabalho e a cidadania, a assistência técnica e tecnológica, a produção e disseminação de informação e a adequação, geração e difusão de tecnologia.

Introdução

A principal característica de um transistor de efeito de campo reside em sua altíssima impedância de entrada. Essa característica torna os FETs praticamente ideais para a utilização em amplificadores de entrada em receptores de rádio, osciloscópios, multímetros e outros instrumentos de precisão.

Este fascículo trata das técnicas de polarização e de amplificação empregando o FET, juntamente com uma análise comparativa do comportamento de circuitos empregando tais dispositivos em relação àqueles baseados no transistor bipolar.



Para a boa compreensão do conteúdo e desenvolvimento das atividades contidas neste fascículo, o leitor deverá estar familiarizado com os conceitos relativos a:

- Transistor bipolar: ponto de operação
- Transistor de efeito de campo.

Amplificação com FET

A amplificação de sinais em situações que demandem uma alta impedância de entrada é uma das aplicações mais importantes dos transistores de efeito de campo, citando-se por exemplo:

- Entrada de sinal em osciloscópios.
- Estágio inicial de sintonizadores de FM.

POLARIZAÇÃO DO FET

As condições de funcionamento do circuito amplificador são determinadas pela forma de polarização do FET. Na análise a seguir, considere-se como exemplo a polarização de um n -JFET em um circuito na configuração **fonte comum**, mostrada na **Fig.1**.

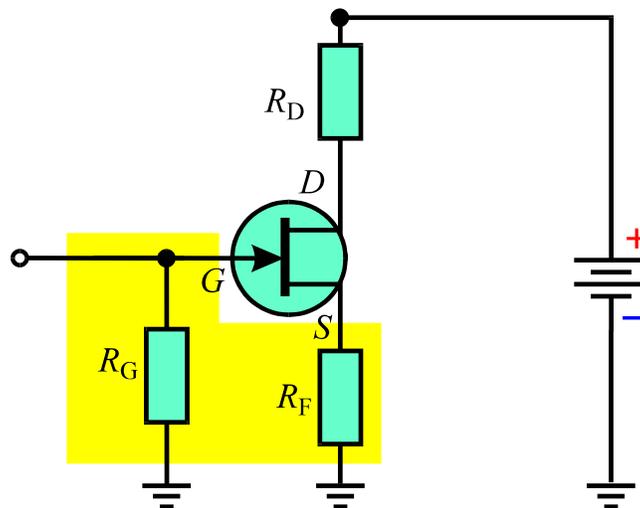


Fig.1 Circuito amplificador a FET na configuração fonte comum.

POLARIZAÇÃO DO TERMINAL DRENO

A operação normal do n -JFET é obtida quando o terminal dreno é mantido a um potencial positivo em relação ao terminal fonte. Um resistor de dreno R_D em conjunto com uma fonte de alimentação pode ser utilizado para este fim, na forma mostrada na **Fig.1**. O resistor R_D assume um papel semelhante àquele desempenhado pelo resistor de coletor em circuitos que utilizam transistores bipolares.

POLARIZAÇÃO DO TERMINAL PORTA

Em condições normais de operação do n -JFET o terminal G fica submetido a um potencial inferior àquele do terminal S . O método mais usual para obtenção dessa relação entre potenciais, denominado de **autopolarização** ou polarização por fonte, ocorre naturalmente pelo uso dos resistores R_G e R_F , mostrados na **Fig.1**.

O resistor R_G no circuito das **Figs.1 e 2**, é de alta resistência de forma a preservar a alta impedância de entrada do JFET. Assim a tensão e corrente através de seus terminais são muito pequenas. Nessas condições, o terminal porta pode ser considerado praticamente aterrado, ou seja,

$$V_G \approx 0 \text{ V}$$

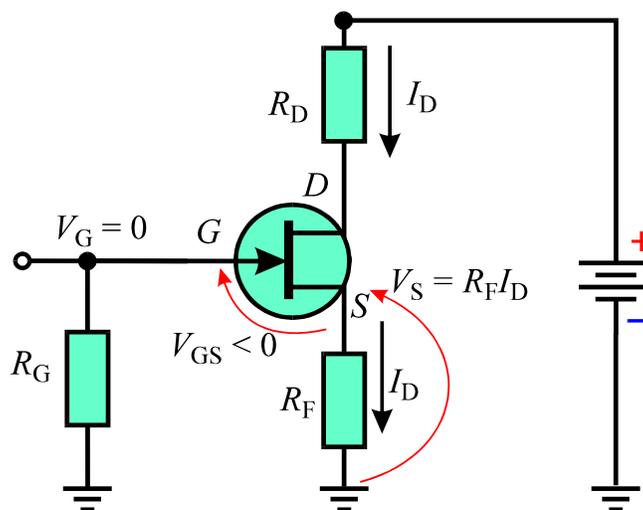


Fig.2 Circuito da **Fig.1** com os parâmetros elétricos estabelecidos sobre os resistores R_G e R_F .

Como ilustrado na **Fig.2**, a corrente I_D provoca uma queda de tensão através do resistor R_F , tornando o terminal S positivo em relação ao terra. Como o terminal G está praticamente aterrado, conclui-se que o terminal S fica assim mantido a um potencial superior àquele do terminal G . Esse é o efeito de autopolarização, mencionado anteriormente.

ESTÁGIO AMPLIFICADOR COM FET

O circuito completo de um estágio amplificador utilizando o dispositivo n -JFET é composto da fonte de alimentação, juntamente com os resistores de polarização e os capacitores de acoplamento e desacoplamento, conforme ilustrado na **Fig.3**.

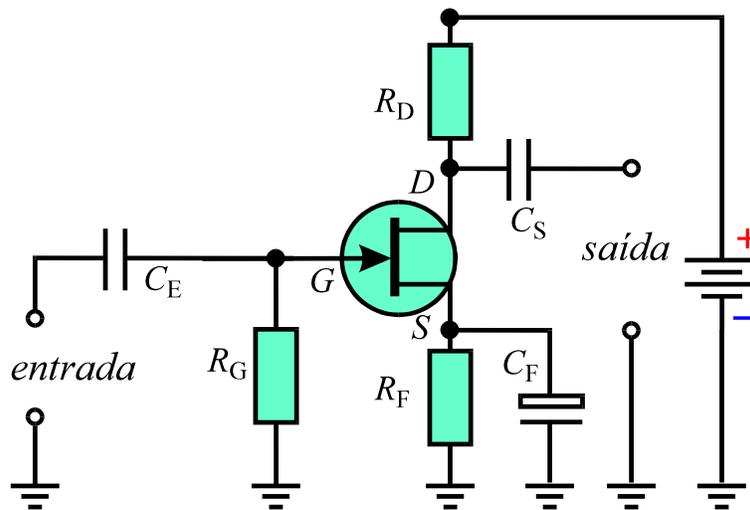


Fig.3 Estágio amplificador empregando um n -JFET.

Os capacitores de entrada e saída, C_E e C_S , respectivamente, não são em geral do tipo eletrolítico devido às altas impedâncias de entrada e saída associadas ao dispositivo FET. O capacitor que pode ser do tipo eletrolítico no circuito da **Fig.3**, é aquele designado por C_F , utilizado no desacoplamento do terminal fonte.

Esquemas semelhantes àquele mostrado na **Fig.3** podem ser utilizados para a implementação de estágios amplificadores baseados em dispositivos p -JFET e MOSFET do tipo depleção, canais p e n .

Dispositivos MOSFET do tipo enriquecimento exigem o emprego da técnica de polarização com divisor de tensão, devido ao princípio de operação peculiar daquela classe de dispositivos. Os diagramas de circuito normalmente

corrente de dreno e tensão dreno-fonte, respectivamente e o valor V_{GSQ} para a tensão entre porta e fonte.

Aplicando-se uma tensão senoidal na entrada do circuito da **Fig.5**, com a forma indicada na **Fig.6**, a tensão de entrada na porta do FET é dada por

$$V_{GS} = V_{GSQ} + V_{ent} \quad (1)$$

onde V_{ent} é a tensão associada ao sinal de entrada.

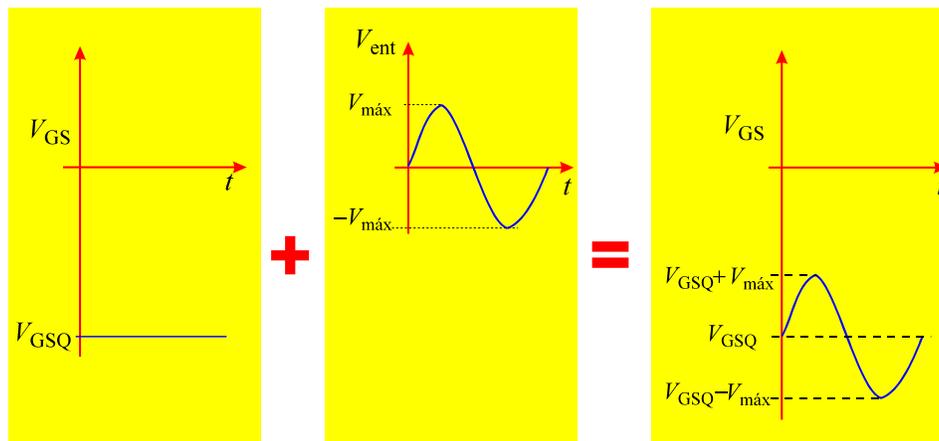


Fig.6 Forma de onda da tensão de entrada aplicada ao estágio amplificador.

No semiciclo em que a tensão de entrada é positiva e crescente, a tensão V_{GS} aumenta, produzindo o deslocamento do ponto de operação ao longo da reta de carga, conforme ilustrado na **Fig.7**. Quando a tensão de entrada atinge o valor $V_{máx}$ o ponto de operação está localizado no ponto Q' , conforme indicado na **Fig.7**. Naquele ponto a tensão entre porta e fonte torna-se

$$V_{GSQ'} = V_{GSQ} + V_{máx}$$

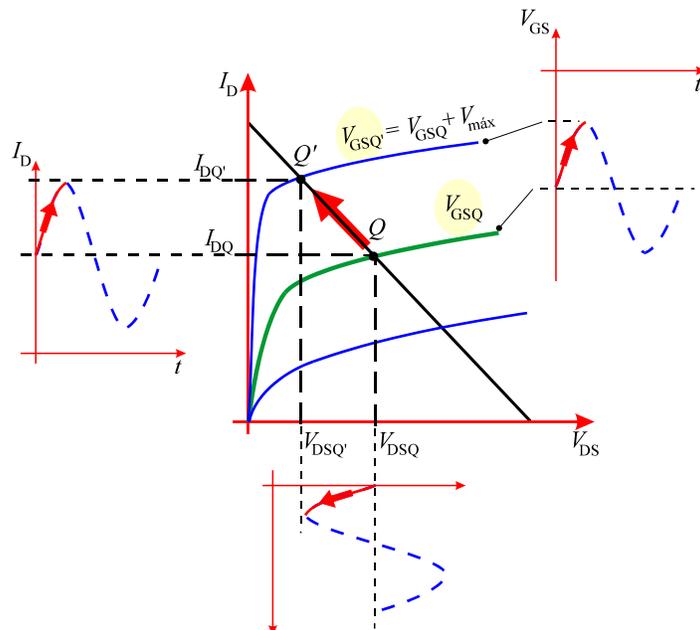


Fig.7 Deslocamento do ponto de operação devido a uma tensão crescente positiva na entrada.

e a corrente de dreno e tensão dreno-fonte valem, respectivamente, $I_{DQ'}$ e $V_{DSQ'}$.

A partir do momento em que a tensão de entrada começa a diminuir, o ponto de operação desloca-se ao longo da reta de carga, até o instante de tempo em que a tensão de entrada atinge o valor mínimo $-V_{\text{máx}}$.

Nesse momento o ponto de operação está situado sobre o ponto Q'' indicado na **Fig.8**. Nesse ponto tem-se

$$V_{GS} = V_{GSQ} - V_{\text{máx}}$$

e a corrente de dreno e tensão dreno-fonte se tornam $I_{DQ''}$ e $V_{DSQ''}$, respectivamente.

O ciclo se completa quando a tensão de entrada retorna ao valor nulo trazendo o ponto de operação do circuito de volta a sua posição inicial Q , conforme ilustrado na **Fig.9**.

Pela análise do ponto de operação do circuito de acordo com as **Figs.7 a 9**, conclui-se que a tensão de saída, após a

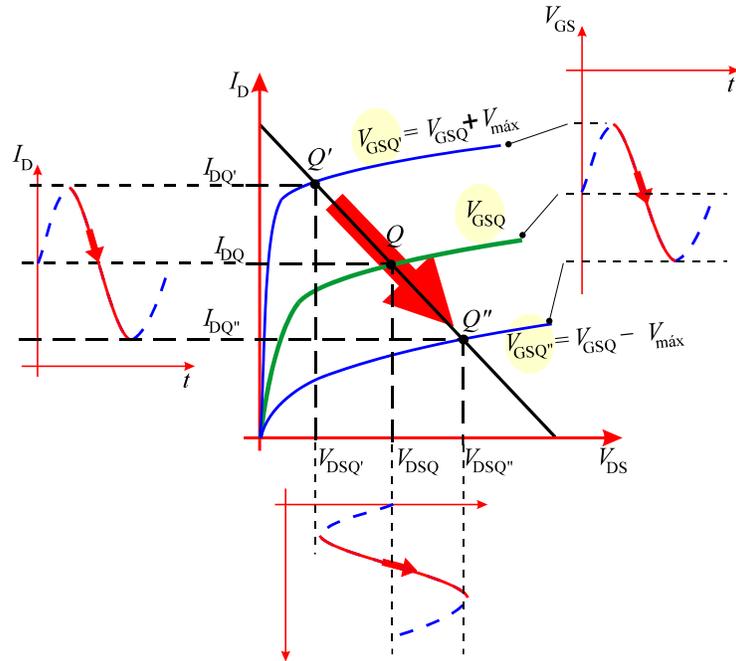


Fig.8 Deslocamento do ponto de operação devido a uma tensão decrescente na entrada.

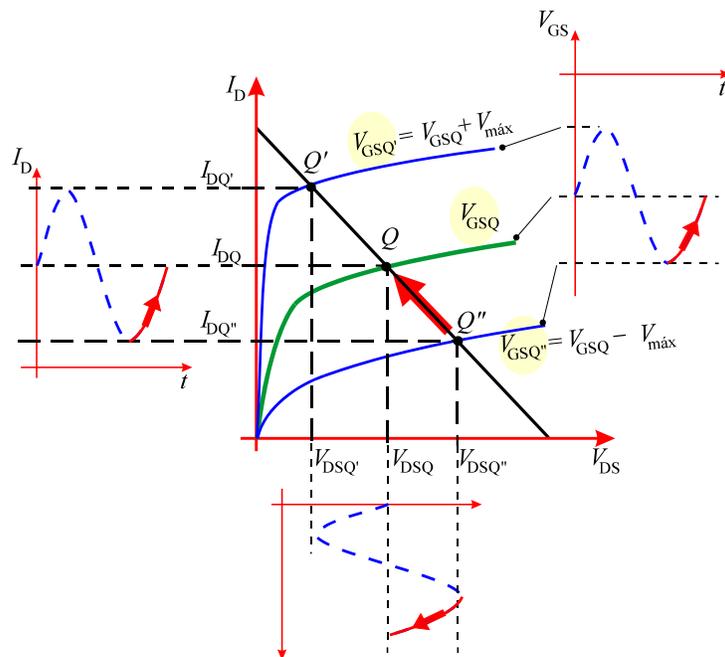


Fig.9 Deslocamento do ponto de operação devido a uma tensão negativa crescente na entrada.

filtragem do nível *dc* pelo capacitor C_S , é uma versão invertida da tensão de entrada, conforme ilustrado na **Fig.10**.

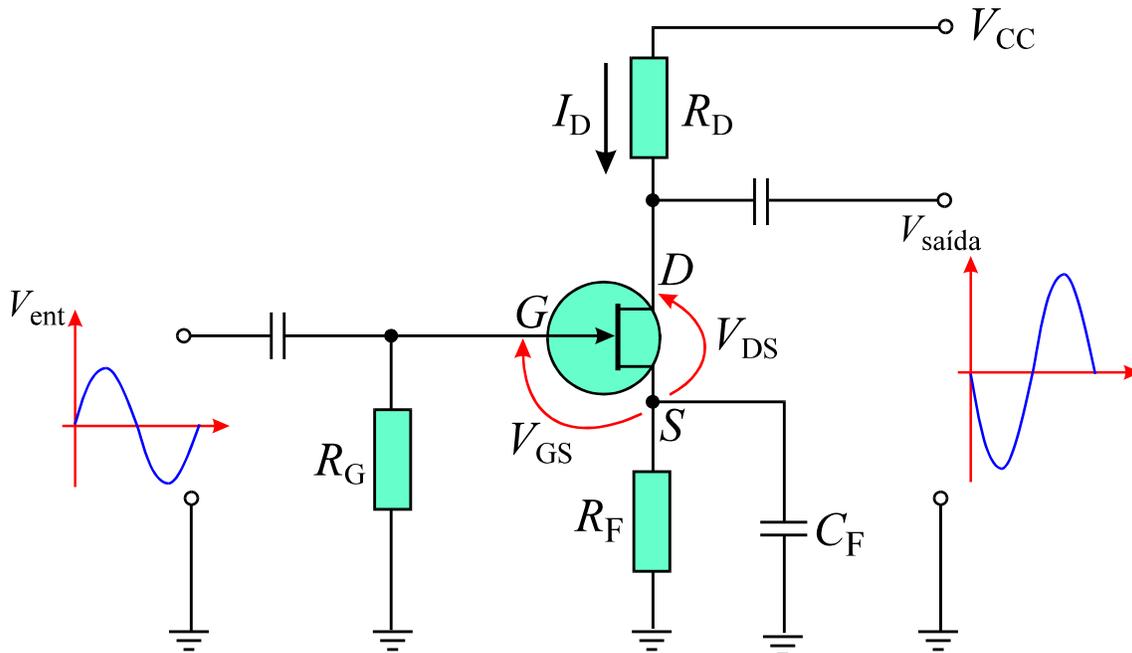


Fig.10 Tensões de entrada e saída no circuito amplificador baseado em um dispositivo *n*-JFET.

CARACTERÍSTICAS DOS ESTÁGIOS AMPLIFICADORES A FET

Os parâmetros característicos de importância em estágios amplificadores a FET são:

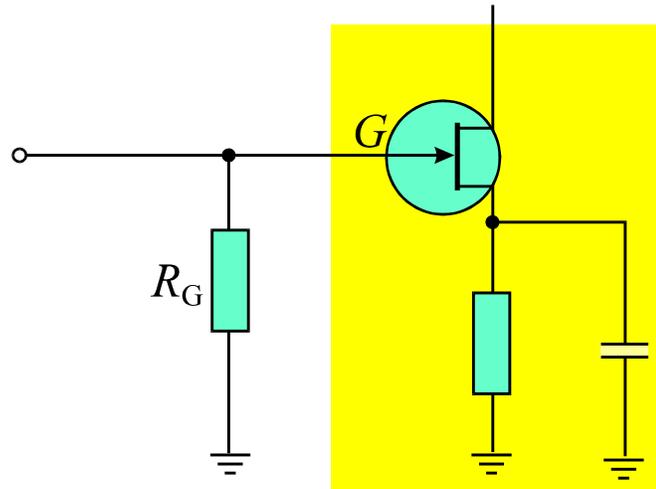
- Impedância de entrada.
- Ganho de tensão.

IMPEDÂNCIA DE ENTRADA

Como em operação normal, a junção *pn* associada aos terminais da porta e da fonte permanece inversamente polarizada, a impedância da junção porta-fonte é muito alta. Dessa forma, a impedância de entrada do estágio amplificador a FET é determinada exclusivamente pelos valores dos parâmetros associados aos elementos de polarização do circuito.

O arranjo em paralelo do resistor R_G com a entrada do dispositivo FET, mostrado na **Fig.11**, implica que a impedância de entrada do estágio amplificador é dada por

$$Z_i = R_G$$



$$Z_i = R_G$$

Fig.11 Porção de entrada de um amplificador FET.

Como o resistor R_G é normalmente escolhido com um valor de resistência de algumas centenas de quiloohms, a impedância de entrada de amplificadores FET pode ser considerada altíssima.

GANHO DE TENSÃO

Em geral, os estágios amplificadores a FET exibem um pequeno ganho de tensão, que pode variar tipicamente entre 3 e 15. Apesar do baixo ganho, FETs são largamente utilizados na confecção de estágios amplificadores de alta impedância de entrada.

A **Tabela 1** resume as principais características e diferenças existentes entre amplificadores que utilizam transistor bipolar e aqueles baseados no dispositivo FET.

Tabela 1 Parâmetros e características principais associadas a estágios amplificadores baseados em transistores bipolar e em dispositivos FET.

Parâmetro	Tipo de estágio amplificador	
	Transistor bipolar	FET
Impedância de entrada	-10 Ω a 1 k Ω -Uso na amplificação de sinais provenientes de fontes de baixa impedância.	-100 k Ω a 1 M Ω -Operação independe da impedância da fonte geradora do sinal.
Corrente de fuga	Pequena, mas provoca alterações no ponto de operação.	-Muito pequena. (alguns nanoampères) -Pode ser compensada pela escolha adequada dos elementos de polarização.
Resposta em frequência	Capacitâncias de junção provocam diminuição do ganho em altas frequências.	Resposta superior àquela associada ao transistor bipolar.
Ganho de tensão	Elevado, podendo atingir um ganho próximo de 50.	Pode atingir um ganho máximo próximo de 20.
Ganho de potência	Pode atingir valores elevados pela escolha adequada dos elementos do circuito.	Muito elevado, como resultado da baixíssima dissipação de potência do dispositivo.

Apêndice

QUESTIONÁRIO

1. Cite algumas aplicações que utilizam o transistor de efeito de campo.
2. Em condições normais de operação qual é o valor aproximado do potencial do terminal porta de um estágio amplificador com JFET?
3. A que propósito servem os resistores R_G , R_D e R_F e o capacitor C_F de um estágio amplificador com JFET?
4. Quais são os parâmetros característicos de um estágio amplificador a JFET?
5. Quais são as características principais que diferenciam amplificadores a JFET daqueles que utilizam o transistor bipolar?

BIBLIOGRAFIA

CIPELLI, Antônio Marco Vicari & SANDRINI, Waldir João, Teoria e desenvolvimento de projetos de circuitos eletrônicos, 7^a. edição, Érica, São Paulo (1983).

MALVINO, Albert Paul, Eletrônica, Vol.2, McGraw-Hill do Brasil, São Paulo (1986)

MILLMAN, Jacob & HALKIAS, Christos C. Eletrônica: dispositivos e circuitos, Vol.2, McGraw- Hill do Brasil, São Paulo (1981).