

Sumário

Introdução	5
Noções básicas	6
Processo de fabricação	7
Exemplo de fabricação de um FET	12
Encapsulamento	15
Confiabilidade de circuitos integrados	17
Cuidados de montagem	17
Apêndice	18
Questionário	18
Bibliografia	18



Espaço SENAI

Missão do Sistema *SENAI*

Contribuir para o fortalecimento da indústria e o desenvolvimento pleno e sustentável do País, promovendo a educação para o trabalho e a cidadania, a assistência técnica e tecnológica, a produção e disseminação de informação e a adequação, geração e difusão de tecnologia.

Introdução

A eletrônica é uma das áreas do conhecimento humano que tem experimentado uma grande evolução. De fato, em poucas décadas a tecnologia progrediu da válvula ao transistor bipolar, ao FET e aos circuitos integrados.

E o que são circuitos integrados? De forma resumida, circuitos integrados são **circuitos eletrônicos completos** colocados dentro de um único encapsulamento, com vários terminais de ligação.

Este fascículo apresenta uma breve introdução à tecnologia de fabricação de circuitos integrados, com o objetivo de fornecer informações indispensáveis para que o leitor se familiarize com as técnicas mais recentes de produção desses componentes em larga escala.



Para a boa compreensão do conteúdo e desenvolvimento das atividades contidas neste fascículo, o leitor deverá estar familiarizado com os conceitos relativos a:

- Diodo semicondutor.
- Transistor de efeito de campo.

Noções básicas

O circuito integrado, normalmente denominado pela sigla *CI*, é um conjunto de circuitos eletrônicos, com finalidades bem definidas, interconectados em um único encapsulamento. Formas típicas desses componentes estão ilustradas na **Fig.1**.

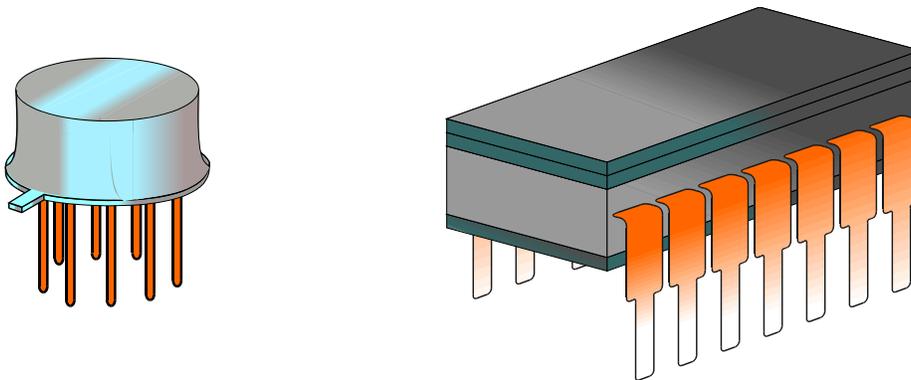


Fig.1 Duas formas típicas de circuitos integrados.

Circuitos integrados são utilizados em equipamentos eletrônicos com o objetivo de reduzir o tamanho, custo e consumo de potência, e facilitam o processo de manutenção desses equipamentos.

PROCESSO DE FABRICAÇÃO

A fabricação de *CI*s é realizada a partir de cristais dopados de silício, que são inicialmente produzidos na forma de lingotes. Com o uso de uma lâmina de serra impregnada com partículas de diamante, os lingotes de aproximadamente 10 cm de diâmetro são cortados na forma de pastilhas circulares ou **bolachas** com cerca de 0,5mm de espessura, como ilustrado na **Fig.2**.

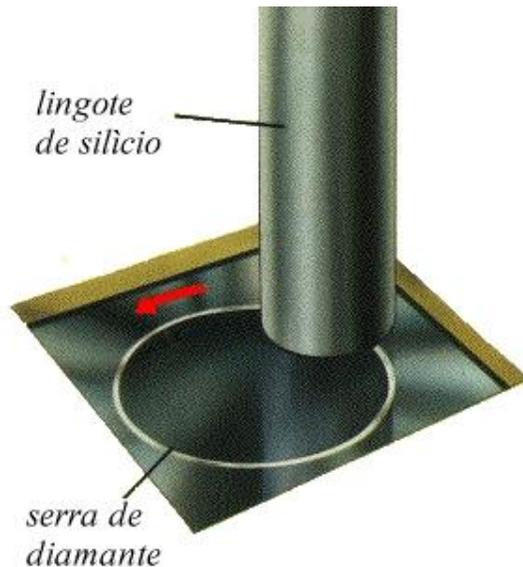


Fig.2 Corte de um lingote de silício com serra de diamante.

Após o corte, um dos lados de cada bolacha de silício é submetido a um processo de polimento, produzindo uma superfície de qualidade óptica, como ilustrado na **Fig.3**.



Fig.3 Aspecto das bolachas de silício após corte e polimento.

Para que as bolachas de silício estejam prontas para uso como substrato na fabricação de *CI*s, elas passam por um processo químico que permite a formação de uma camada fina de silício com dopagem distinta daquela do substrato.

Conforme ilustrado na **Fig.4**, esse processo envolve a fixação das bolachas em um suporte rotativo no interior de um reator. A temperaturas entre 1.000 °C e 1.300 °C uma mistura contendo silício na forma gasosa e gases dopantes flui no interior do reator. Essa técnica, conhecida como **deposição por vapor químico**, permite a formação de um filme de silício, que apesar de exibir dopagem distinta, mantém a mesma estrutura cristalina da bolacha de silício pré-existente. A camada de silício formada com essas características recebe a denominação de **camada epitaxial**. No exemplo ilustrado na **Fig.4**, a bolacha de silício é do tipo *n* e a camada epitaxial formada após o processo é do tipo *p*.

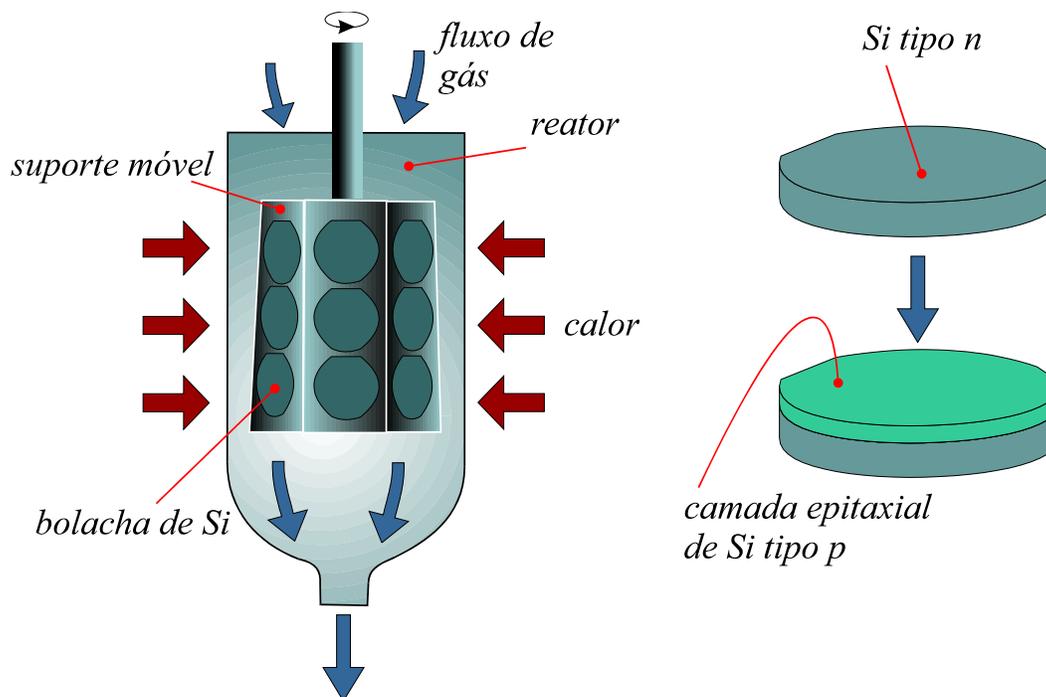


Fig.4 Técnica de deposição epitaxial de silício por vapor químico para a formação de uma camada com dopagem distinta daquela correspondente à bolacha original.

Em um ambiente isento de impurezas, dezenas de bolachas de silício são colocadas em um recipiente de quartzo, como mostrado na **Fig.5**, e introduzidas em um forno, onde serão submetidas a uma temperatura máxima de 1.250 °C, para a oxidação da superfície. A camada de óxido, além de ser eletricamente isolante, previne a infiltração de átomos estranhos em pontos da superfície da bolacha.



Fig.5 Bolachas de silício empilhadas em suporte de quartzo. Após tratamento em banho de vapor a uma temperatura de 1.250°C , forma-se uma fina camada de dióxido de silício por sobre a camada epitaxial.

O projeto e desenho do circuito integrado é elaborado em uma escala centenas de vezes maior que o tamanho do circuito original, sendo depois miniaturizado até o tamanho final. Através de sucessivas exposições e deposições de material semiconductor, os componentes são formados e interligados dando origem a um circuito completo.

O processo de fabricação de um *CI* envolve basicamente a realização das seguintes etapas:

- Elaboração do desenho do circuito em escala ampliada, iniciando o processo de confecção de integrados. O projeto é geralmente realizado com o uso de ferramentas computacionais que facilitam o processo de armazenagem dos dados do circuito bem como a ampliação ou redução precisa do desenho.
- O desenho do circuito reduzido à sua forma original é reproduzido milhares de vezes, com unidades idênticas do desenho posicionadas lado a lado por sobre uma área circular que irá corresponder à área da bolacha de silício.
- Os processos subseqüentes para a implantação em larga escala de um grupo de *CI*s por sobre a bolacha de silício envolvem estágios de desgaste e revelação fotográfica, baseados nos princípios da fotolitografia. Para isso, máscaras de vidro são fabricadas, de forma a permitir o desgaste ou adição seletiva de material em regiões da superfície, de acordo com o desenho do circuito.

O exemplo a seguir ilustra como a técnica de fotolitografia pode ser utilizada para remoção seletiva de óxido da bolacha de silício, ilustrada de forma simplificada na **Fig.6**.

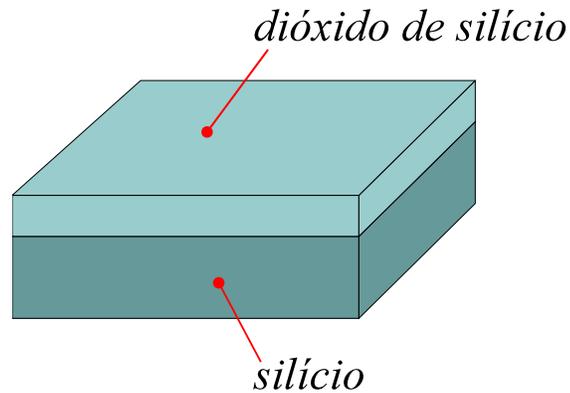


Fig.6 Porção da bolacha de silício a ser tratada por fotolitografia.

Como mostrado na **Fig.7**, a superfície oxidada é coberta inicialmente por uma resina sensível à luz ultravioleta. A resina é amplamente conhecida na área de microeletrônica pela denominação inglesa *photoresist*.

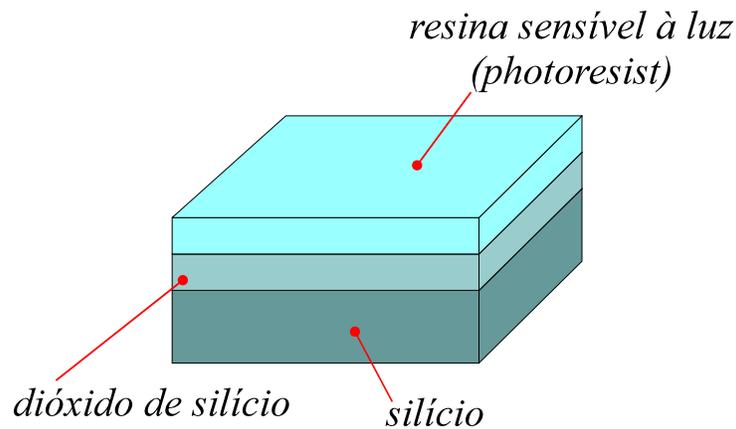


Fig.7 Adição de uma camada de resina à estrutura da **Fig.6**.

Uma máscara de quartzo tendo regiões transparentes e opacas é posicionada por sobre a estrutura, conforme ilustrado na **Fig.8**. A porção da resina exposta à radiação ultravioleta torna-se enrijecida e resistente à ação dos agentes químicos utilizados na etapa de desgaste.

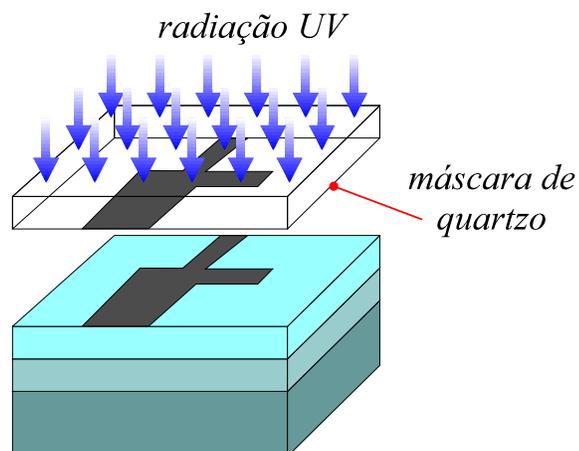


Fig.8 Exposição da estrutura à luz UV através de uma máscara de quartzo.

A porção da resina que não foi exposta à radiação UV pode ser removida facilmente com o uso de agentes químicos inorgânicos, resultando na estrutura mostrada na Fig.9.

porção resistente da resina

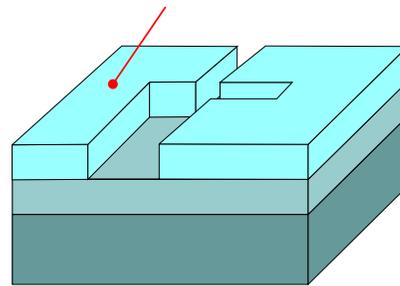


Fig.9 Estrutura da Fig.8 após remoção da porção não exposta da resina.

A porção exposta do óxido pode ser removida por processos de desgaste químico ou por um processo de desgaste a seco que utiliza íons de alta energia produzidos em uma chama de plasma, conforme ilustrado na Fig.10

desgaste do dióxido exposto (químico ou por chama de plasma)

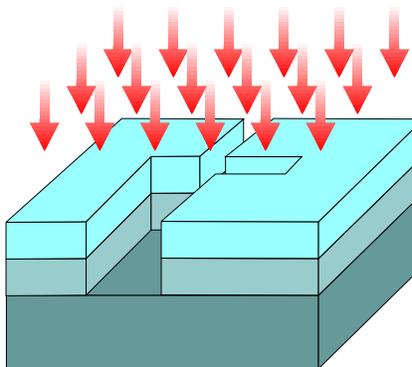


Fig.10 Remoção de óxido por desgaste químico ou por chama de plasma.

Com o uso de um solvente orgânico a porção endurecida da resina pode ser removida, resultando na estrutura mostrada na Fig.11.

O uso do processo descrito anteriormente permite que uma porção bem definida da superfície do silício fique desprotegida da camada de óxido, podendo ser posteriormente dopada com o uso de técnicas de implantação iônica, conforme discutido a seguir.

após remoção química da resina
dióxido de silício

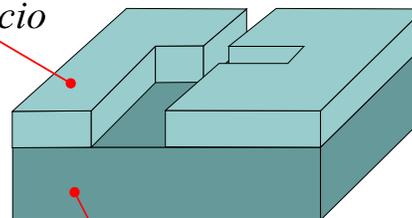


Fig.11 Estrutura final da porção da bolacha de silício.

EXEMPLO DE FABRICAÇÃO DE UM FET

Os processos básicos necessários à fabricação de um conjunto de *CI*s em uma bolacha de silício foram descritos anteriormente. Nesta seção descreve-se a seqüência de etapas necessárias à fabricação de um componente simples, como por exemplo, o transistor de efeito de campo.

O processo de fabricação de um FET faz uso de um substrato de silício tipo *n*, coberto por uma camada epitaxial de silício tipo *p* protegida por uma camada de óxido, conforme ilustrado na **Fig.12**.

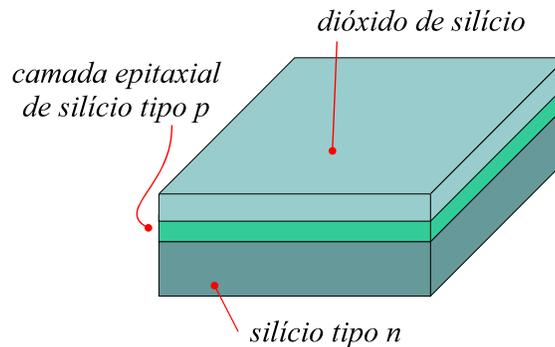


Fig.12 Estrutura inicial para fabricação de um FET.

Com o uso de um processo de fotolitografia, semelhante àquele descrito na seção anterior, parte do dióxido de silício é removida, expondo uma porção da superfície do silício tipo *p*. A estrutura é aquecida em forno a alta temperatura, de forma a permitir o crescimento de uma nova camada de óxido, dessa vez bem mais fina que a anterior, por sobre a superfície exposta do silício tipo *p*, conforme ilustrado na **Fig.13**.

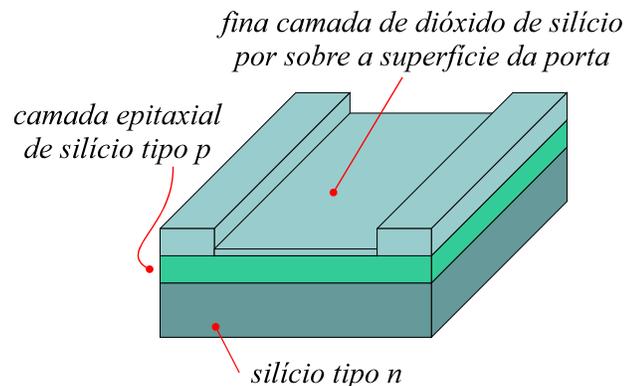


Fig.13 Estrutura do dispositivo após crescimento de uma nova camada de óxido bem mais fina que a anterior.

A superfície que foi modificada corresponde à porta do FET, e a nova camada de óxido tem uma espessura típica de 0,1 μm .

Uma camada de silício policristalino é depositada em toda a superfície da bolacha. Com o auxílio de etapas de fotolitografia e de deposição química, regiões da camada policristalina são desgastadas. Isso permite a permanência da camada de silício policristalino, apenas sobre aquelas regiões da bolacha que correspondem à porta de cada dispositivo FET, conforme mostrado na **Fig.14**.

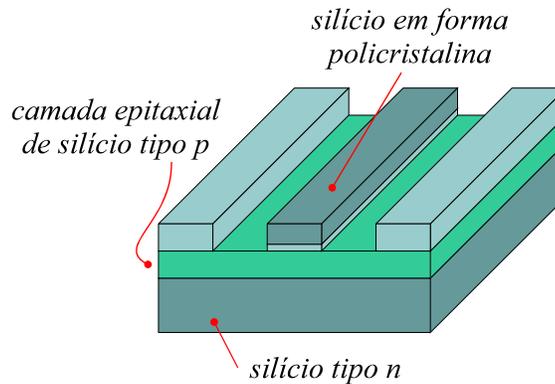


Fig.14 Estrutura após formação de uma camada de silício policristalino por sobre parte da superfície da porta.

As porções da porta do dispositivo, correspondentes à superfície exposta da camada epitaxial de silício tipo p , podem ser dopadas pela técnica de implantação iônica. Nessa técnica, as bolachas de silício são introduzidas em um reator e átomos ionizados são acelerados em direção à superfície da bolacha. A velocidade dos átomos, ao atingirem a superfície da camada epitaxial, determina a profundidade com que irão penetrar no interior da camada. Dessa forma é possível introduzir um determinado grau e tipo de dopagem em uma região da camada epitaxial, resultando na estrutura ilustrada na **Fig.15**.

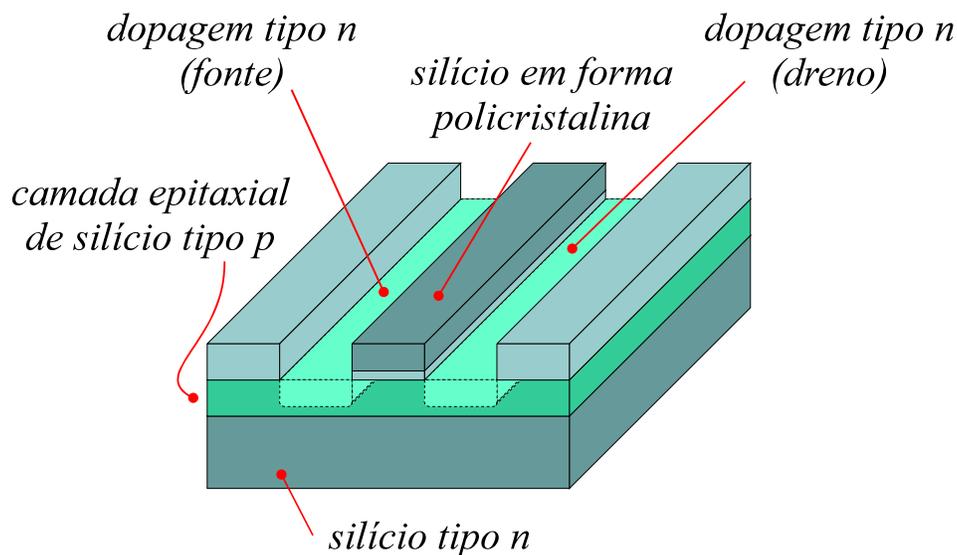


Fig.15 Estrutura do dispositivo após dopagem parcial da camada epitaxial de silício.

Para permitir o isolamento elétrico entre porta, fonte e dreno, uma camada de óxido é depositada por sobre a bolacha. Com o uso de processos de

fotolitografia, regiões da superfície do óxido são desgastadas, deixando expostas apenas as superfícies correspondentes à fonte, porta e dreno, conforme ilustrado na **Fig.16**.

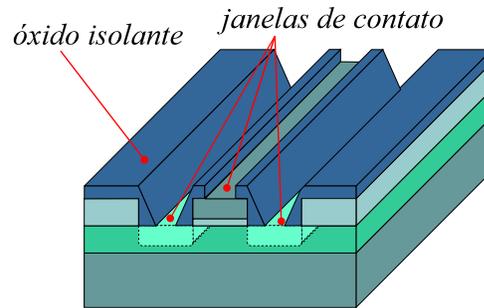


Fig.16 Estrutura do dispositivo após cobertura parcial com um óxido eletricamente isolante.

Uma camada de alumínio é depositada por toda a superfície da bolacha. Após a execução de uma etapa de fotolitografia, porções da camada de alumínio são desgastadas, resultando na estrutura final do dispositivo FET com contatos elétricos de alumínio, mostrada na **Fig.17**.

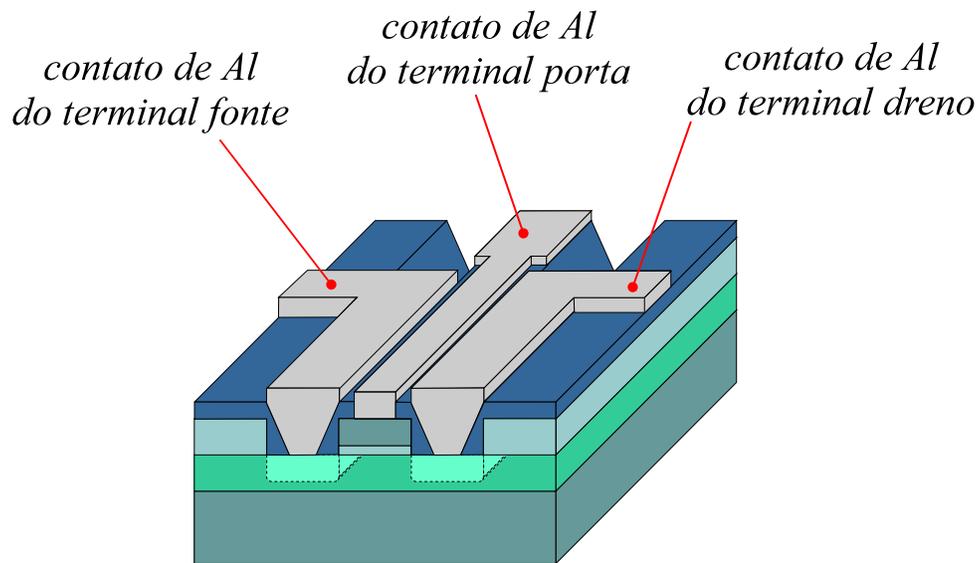


Fig.17 Estrutura final do dispositivo FET.

Procedimentos semelhantes podem ser utilizados para a fabricação de resistores, capacitores ou outros tipos de transistor, interconectados de forma a compor um circuito completo ou *chip*.

ENCAPSULAMENTO

Uma vez terminado o processo de fabricação de dispositivos ou circuitos idênticos em uma bolacha de silício, os *chips* individuais são testados e a bolacha é precisamente seccionada com o uso de uma ponta de diamante. A **Fig.18** mostra o aspecto típico de uma bolacha seccionada em *chips* prontos para encapsulamento.

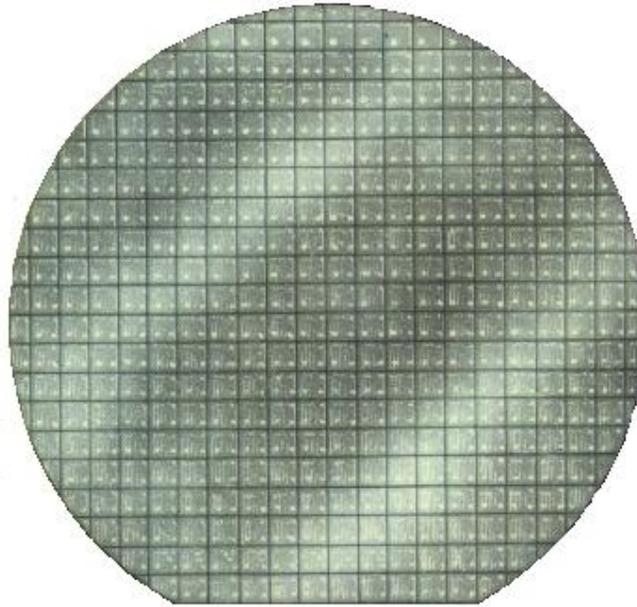


Fig.18 Aspecto de uma bolacha de silício seccionada em *chips* individuais.

O processo atual de fabricação de circuitos integrados em larguíssima escala, amplamente conhecido pela sigla *VLSI*, advinda da denominação inglesa *Very Large Scale Integration*, permite a produção de um circuito integrado com o equivalente a alguns milhões de transistores em um pequeno *chip* de aproximadamente 1 cm^2 de área.

Após a etapa de seccionamento, é necessário incorporar os terminais elétricos que permitirão a conexão do *CI* a um circuito externo. Devido ao tamanho reduzido do componente, a realização dos contatos requer a utilização de técnicas de microsoldagem de alta precisão. A **Fig.19** mostra em detalhes a porção de um *chip* e o aspecto das conexões metálicas.

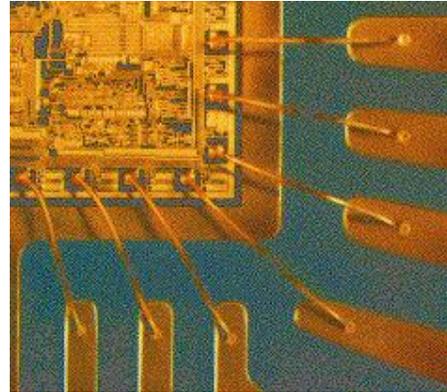


Fig.19 Vista expandida da porção de um *chip* ilustrando o aspecto dos contatos metálicos.

Uma vez realizada a soldagem, o *CI* é encapsulado. As formas típicas de encapsulamento estão mostradas na **Fig.20**, e correspondem às seguintes configurações:

- Encapsulamento circular multiterminal.
- Encapsulamento em linha dupla.
- Encapsulamento planar.

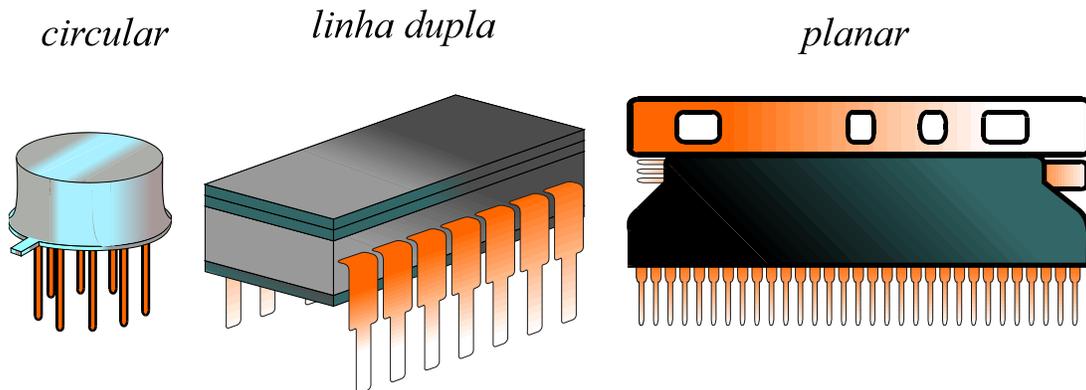


Fig.20 Formas típicas de encapsulamento de um *CI*.

 **A identificação das funções dos pinos de um *CI* deve ser feita com base no manual ou folheto de especificações do fabricante.**

CONFIABILIDADE DE CIRCUITOS INTEGRADOS

Os circuitos integrados são dispositivos de alta confiabilidade. Alguns dos fatores que contribuem para que esses dispositivos tenham essa característica são:

- Redução do número de interligações entre os componentes.
- Operação em baixas tensões.
- Controle assistido por computador do processo de fabricação.

CUIDADOS DE MONTAGEM

Os *CI*s são fabricados com materiais semicondutores, sensíveis ao calor. Durante o processo de soldagem desses dispositivos, é necessário um cuidado especial para evitar danos por excesso de aquecimento.

A soldagem direta dos terminais do *CI* pode ser evitada através do uso de **soquetes**. Estes componentes podem ser soldados diretamente às placas do circuito impresso. A incorporação do *CI* ao circuito é realizada pelo simples encaixe do dispositivo ao soquete, conforme ilustrado na **Fig.21**.

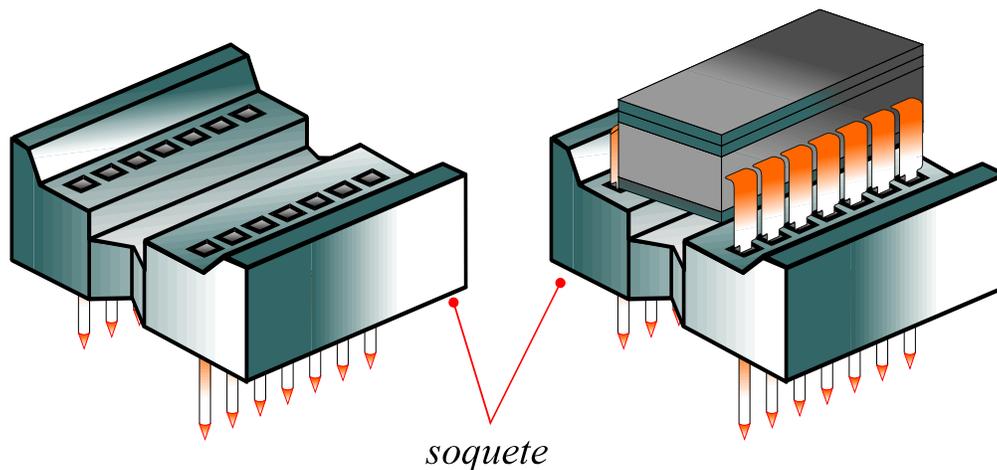


Fig.21 Aspecto típico de um soquete e forma de fixação do *CI* àquele componente.

Apêndice

QUESTIONÁRIO

1. Quais os benefícios que podem ser obtidos com o uso de circuitos integrados?
2. Qual o objetivo principal de se utilizar a camada de óxido por sobre a bolacha de silício durante o processo de produção de *CIs*?
3. Descreva brevemente como é feito o processo de desgaste de uma porção de óxido da superfície de uma bolacha de silício?
4. Descreva as etapas de fabricação de um FET a partir do que foi tratado no texto.

BIBLIOGRAFIA

SINGH, Jasprit, Semiconductor Optoelectronics, New York, McGraw-Hill, Inc., 1995.